



SFP-liitännäkortin suunnittelu

Eemeli Halme

OPINNÄYTETYÖ
Toukokuu 2024

Tietotekniikan tutkinto-ohjelma
Sulautetut järjestelmät ja elektroniikka

TIIVISTELMÄ

Tampereen ammattikorkeakoulu
Tietotekniikan tutkinto-ohjelma
Sulautetut järjestelmät ja elektroniikka

HALME, EEMELI:
SFP-liitäntäkortin suunnittelu

Opinnäytetyö 39 sivua, joista liitteitä 5 sivua
Toukokuu 2024

Opinnäytetyön tavoitteena oli suunnitella ja valmistaa laite, joka kykenee valokuituyhteyteen hyödyntäen SFP-moduulia. Laitteen käyttötarkoitus on toimia kehitysalustana valokuituyhteyden ja siihen tarvittavan elektroniikan tutkimus- ja tuotekehitystyössä. Työ tehtiin elektroniikan ja ohjelmistojen alihankintasuunnittelua sekä prototyypinvalmistusta ja piensarjakokoonpanoa tekeväälle Icraft Oy:lle.

Työssä esitellään Ethernetin toimintaperiaatteita ja rakennetta, sekä siihen liittyvää elektroniikkaa. Laitteeseen suunniteltiin Ethernetiin liittyvät MAC:n, PHY-piirin sekä SFP-moduulin kytkennät, jotka lisättiin aikaisemmin suunniteltuun laitteeseen.

Suunniteltu piirilevy ladottiin ja testattiin Icraft Oy:lla, ja se todettiin toimivaksi halutulla tavalla. Valmistetun laitteen avulla päästään jatkokehittämään galvaanisesti isoitua mittalaitetta.

ABSTRACT

Tampereen ammattikorkeakoulu
Tampere University of Applied Sciences
Information Technology
Embedded Systems and Electronics

HALME, EEMELI:
Design of SFP Interface

Bachelor's thesis 39 pages, appendices 5 pages
May 2024

The objective of this thesis was to design and produce a device that is capable of a link over fiber optics using a SFP module. This device will function as a platform for research and development of fiber optics connection and the required electronics. The thesis was commissioned by Icraft Oy which provides subcontract design of electronics and software as well as prototype and small batch manufacturing.

The thesis presented the principles and structure of Ethernet and the associated electronics. The schematics for MAC, PHY and SFP module associated with Ethernet were designed which were implemented on a previously designed device.

The designed printed circuit board was assembled and tested at Icraft Oy, and it was verified to work as required. The produced device can be used for development of a galvanically isolated instrument.

Key words: ethernet, optical fibers, electronics

SISÄLLYS

1	JOHDANTO	7
2	TEORIA	8
2.1	Ethernet	8
2.1.1	Siirtoyhteyskerros	8
2.1.2	Fyysinen kerros	10
2.2	Ethernet elektroniikka.....	11
2.2.1	Kierretty parikaapeli.....	13
2.2.2	Valokuitu.....	16
3	LAITTEEN SUUNNITTELU.....	19
3.1	MAC	19
3.2	PHY-piiri.....	20
3.3	MDI	22
3.4	MII	22
3.5	Korkeataajuiset signaalit	24
3.6	Layout	26
4	TULOKSET	29
5	POHDINTA	32
	LÄHTEET.....	33
	LIITTEET	35
Liite 1.	Kytkenät	35
Liite 2.	Layout	38
Liite 3.	Piirilevyn kerrokset	39

LYHENTEET JA TERMIT

ASIC	Sovelluskohtainen integroitu piiri (Application Specific Integrated Circuit)
BGA	Juotostinapallo ruudukolla pintaliitettävä komponentti (Ball Grid Array)
CMC	Yhteismuotoinen kuristin (Common Mode Choke)
CSMA/CD	Tietoliikenteen siirtotien varausmenetelmä (Carrier Sense Multiple Access With Collision Detection)
Duplex	Kaksisuuntainen tiedonsiirto yhteys
EMC	Elektromagneettinen yhteensopivuus (Electromagnetic Compatibility)
Ethernet	Pakettipohjainen lähiverkkoratkaisu
FPGA	Ohjelmitava porttimatriisi (Field Programmable Gate Array)
FR-4	Piirilevyn eristemateriaali lasikuitu-epoksi laminaatista
Galvaaninen erotus	Virran siirtymisen estäminen kahden osan välillä
GBIC	Modulaarinen Ethernet liitin (Gigabit Interface Converter)
GND	Maataso, referenssitaso tai yleinen virran paluureitti (Ground)
I/O	Siirräntä eli tiedonsiirto tai signalointi laitteiden välillä (Input/Output)
ICMP	Internet kontrolliprotokolla koneiden väliseen viestintään (Internet Control Message Protocol)
IEEE	Kansainvälinen tekniikan alan järjestö (Institute of Electrical and Electronics Engineers)
LLC	Multipleksausta ja lohkojen välistä liitäntää toteuttava Ethernet-lohko (Logical Link Control)
LOS	Liian heikkoa vastaanotettavaa signaalia ilmoittava SFP-moduulin signaali (Loss Of Signal)
MAC	Verkon varausta ja liikennöintiä hoitava lohko (Media Access Control)

MDI	PHY:n ja fyysisen median välinen rajapinta (Medium-Dependent Interface)
MDIO	Sarjaväylä PHY:n hallintaan (Management Data Input/Output)
MII	MAC:n ja PHY:n välinen rajapinta (Media-Independent Interface)
NICT	Japanilainen tietotekniikan tutkimuslaitos (National Institute of Information and Communications Technology)
OSI	Tiedonsiirtoprotokollien referenssimalli (Open Systems Interconnect)
PCS	PHY:n ja MII:n yhdistävä PHY:n alilohko (Physical Coding Sublayer)
PHY	Fyysinen Ethernet-lohko (Physical Layer)
PMA	Bittivirtaa sarjallistava PHY:n alilohko (Physical Medium Attachment Sublayer)
PMD	PHY:n alilohko, lähetin-vastaanotin PHY:n ja fyysisen median välillä (Physical Medium Dependant Sublayer)
RJ45	Liitin kierretyille parikaapelille, viittaa virheellisesti usein 8P8C liittimeen (Registered Jack 45)
RMII	Vähemmän signaaleja vaativa versio MII:stä (Reduced Media-Independent Interface)
RS	MII:n ja MAC:n yhdistävä välikerros (Reconciliation Sublayer)
RX	Vastaanotettava signaali (Receive)
SFP	Modulaarinen Ethernet liitin (Small Form-factor Pluggable)
SMII	Sarjaväylä versio MII:stä (Serial Media-Independent Interface)
STA	MDIO:ta hallitseva laite (Station Management Entity)
Strap Configuration	Laitteen toiminnan määrittäminen asettamalla sen pinnejä tiettyyn jännitteeseen
TX	Lähetettävä signaali (Transmit)

1 JOHDANTO

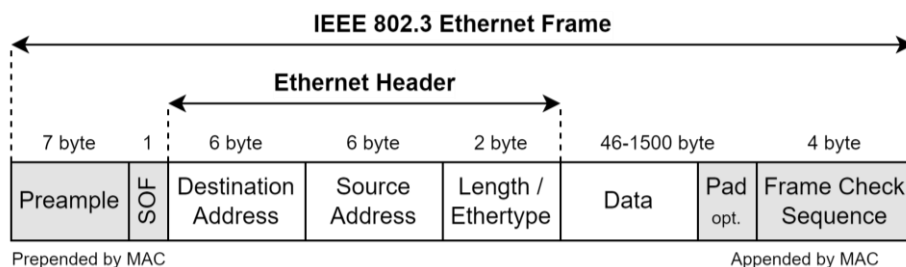
Ethernet on yleisin käytössä oleva lähiverkkotekniikka. Ethernet määrittelee joukon protokollia, joiden avulla voidaan luoda yhteys useamman laitteen välille jae- tussa siirtotiessä. Siirtotie koostuu yleisimmin kierretystä parikaapelista, valo- kuidusta tai näiden yhdistelmästä. Valokuidussa data siirretään valona, joka on immuuni sähkömagneettisille häiriöille sekä tarjoaa luonnostaan sähköisen ero- tuksen laitteiden välille. Valokuituyhteyden ominaisuuksia voidaan hyödyntää galvaanisesti erotetun laitteen suunnittelussa. Ethernetiä hyödyntävä laite raken- tuu Media Access Control (MAC) ja fyysisen kerroksen (PHY) lohkoista, näiden välisistä rajapinnoista sekä liitännästä siirtotiehen. Lohkot voivat olla erillisiä pii- rejä, samassa piirissä tai sisältyä mikroprosessoriin. Laite yhdistetään valokui- tuun esimerkiksi Small Form-factor Pluggable moduulilla (SFP), joka muuntaa laitteen sähköisen signaalin valonsäteeksi.

Tässä opinnäytetyössä suunniteltiin laite, joka hyödyntää Ethernetiä ja SFP-mo- duulia valokuituyhteyden luomiseen. Työssä perehdytään laitteen vaatimaan elektroniikkaan ja sen suunnittelussa huomioitaviin tekijöihin. Opinnäytetyön ti- laaja Icraft Oy on elektroniikan ja ohjelmistojen alihankintasunnittelua sekä pro- totyypivalmistusta ja piensarjakokoonpanoa tekevä yritys, jonka toimitilat ovat Tampereella. Laitteen suunnittelussa käytettiin Altium Designer ohjelmistoa.

2 TEORIA

2.1 Ethernet

Ethernet on yleisin käytössä oleva ratkaisu lähiverkoille. Se standardisoitiin ensimmäiseksi vuonna 1983 Institute of Electrical and Electronics Engineers (IEEE) toimesta (IEEE Std 802.3-2022, 25). Ethernetissä dataa siirretään kehyksissä (frame). Kehys sisältää tahdistuskuvion (preamble), kehyksen alkuerotteen (Start of frame delimiter), vastaanottajan ja lähettäjän MAC-osoitteet, kehyksen pituuden tai verkkoprotokollan (Ethertype), datan sekä virheentarkistuskoodin. Ethernet toteuttaa kaksi alinta kerrosta tiedonsiirtoprotokollien yhdistelmää kuvaavasta Open Systems Interconnection Reference-mallista (OSI): fyysinen kerros ja siirtoyhteyskerros (IEEE Std 802.3-2022, 168). Alla käsitellään Ethernetiä laitteen suunnittelussa käytetyn 100 Mb/s siirtonopeuteen kykenevän Fast Ethernet (tai 100BASE-X) standardin mukaisesti. Ethernetin rakenne ja lohkot voivat muuttua käytettävän siirtonopeusstandardin mukaisesti.

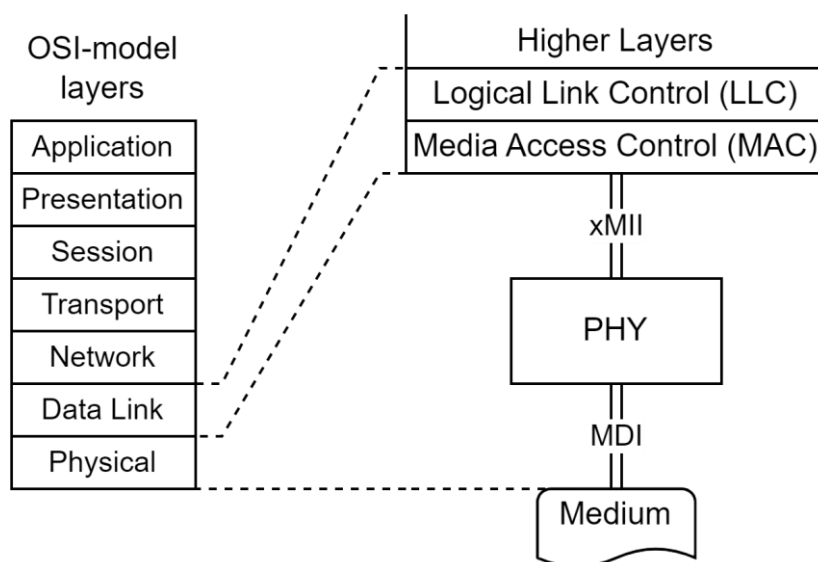


KUVA 1. Ethernet paketti

2.1.1 Siirtoyhteyskerros

Ethernetissä siirtoyhteyskerroksen (Data Link) toimintoja suorittavat Logical Link Control (LLC) ja Media Access Control (MAC) lohkot. LLC-lohkon tehtävä on toimia rajapintana ylempänä olevan verkkokerroksen ja MAC:n välillä. LLC mahdollistaa useiden verkkoprotokollien käytön samassa verkossa kanavoinnin (multiplexing) avulla. Kanavointi tapahtuu pilkkomalla data kehyksiin (frame) jotka sisältävät tiedon käytettävästä verkkoprotokollasta. Vastaanottaessa LLC kokoaa

kehukset uudelleen siinä ilmoitetun protokollan mukaisesti. Jos LLC huomaa kanavoidessa, että datasta puuttuu kehys, se pyytää sen uudelleen lähettäjältä. Kanavoinnin lisäksi LLC säätelee pakettien siirtonopeutta siten, ettei liian nopea lähetys tuki vastaanottajaa.



KUVA 2. Ethernet ja OSI-malli

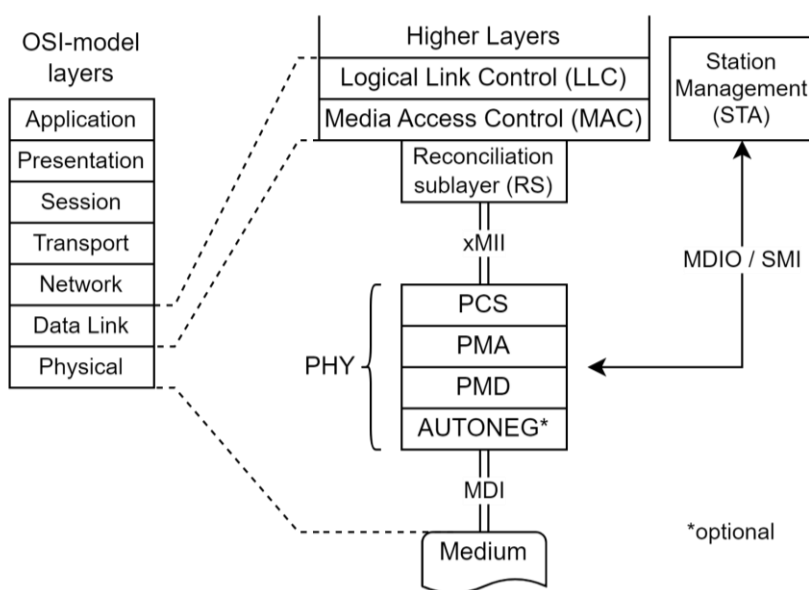
MAC-lohko säätelee laitteen pääsyä fyysiseen mediaan. Sen tärkeimpänä tehtävänä on ruuhkan ja törmäysten ehkäisy CSMA/CD (Carrier Sense Multiple Access with Collision Detection) varausmenetelmän mukaisesti. Laitteet kuuntelevat, onko siirtomedia vapaana, ja näin ollessa aloittaa oman lähetyksen. Jos useampi laite aloittaa samanaikaisesti lähetyksen tapahtuu törmäys. Laitteet tunnistavat törmäyksen ja lopettavat lähetyksen. Ne lähettävät siirtomediaan signaalin tiedoksi muille laitteille tapahtuneesta törmäyksestä. Tämän jälkeen laitteet odottavat satunnaisen ajan ennen uuden lähetyksen aloittamista.

MAC lisää lähetettäviin paketteihin omat kehüksensä, jotka sisältävät tahdistuksen, lähettäjän ja vastaanottajan MAC-osoitteet, datan mukaan luodun virheentarkistuskoodin sekä tarvittaessa lisää dataan lisäkentän (Pad), jotta kehüksien minimipituus saavutetaan. Vastaanottaessa MAC tarkastaa datan eheyden virheentarkistuskoodin mukaan ja poistaa kehüksistä lisäkentän ja tahdistuksen ennen sen välittämistä ylemmille kerroksille. (IEEE Std 802.3-2022, 240-244.)

2.1.2 Fyysinen kerros

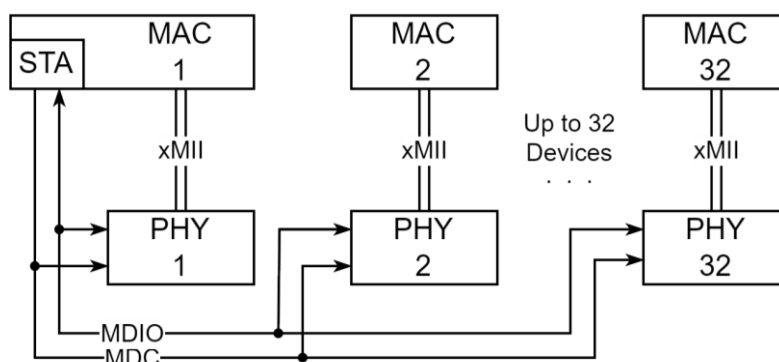
Fyysinen kerros (Physical layer) vastaa raa'an bittivirran siirrosta laitteiden välisen median kuten kaapelin tai valokuidun läpi. Se määrittelee datan vastaanotossa ja lähetyksessä käytettävän siirtonopeuden ja bittien sähköisen esitystavan siirtomedian mukaan. Ethernetissä fyysisen kerroksen laitetta kutsutaan PHY:ksi. PHY yhdistyy MAC:iin Media Independent Interface (MII) ja Reconciliation Sublayer (RS) kautta. RS tulkaa MII:ssä käytettävät signaalit MAC:lle. MII:n tarkoituksena on tarjota yksinkertainen ja yhtenäistetty rajapinta kerrosten välille. (IEEE Std 802.3-2022, 700.)

PHY:n toiminnallisuus jakautuu kolmeen lohkokon: Physical Coding Sublayer (PCS), Physical Medium Attachment Sublayer (PMA) ja Physical Medium Dependant Sublayer (PMD). PCS yhdistää PHY:n MII-rajapintaan. Se myös arvioi toimivan linkin muodostumisen ja kompensoi siirtonopeuseroja MII:ssä. PMA sarjallistaa bittivirtaa tunnistamalla ja synkronisoimalla kahdeksan bitin ryhmiä, oketteja. PMD toimii lähetin-vastaanottimena laitteen ja fyysisen median välillä ja vastaa datan sähköisestä signaloinnista. PMD:tä ja fyysistä mediaa yhdistävä rajapinta on Medium-Dependent Interface (MDI), joka sisältää fyysisen liittimen siirtomedialle. Fast Ethernet standardin mukainen PHY voi sisältää myös valinnaisen Autonegotiation lohkon, joka sopii vastaanottajan kanssa siirtonopeudeksi joko 100 tai 10 Mb/s. (IEEE Std 802.3-2022, 835-836.)



KUVA 3. 100BASE-X Ethernet PHY

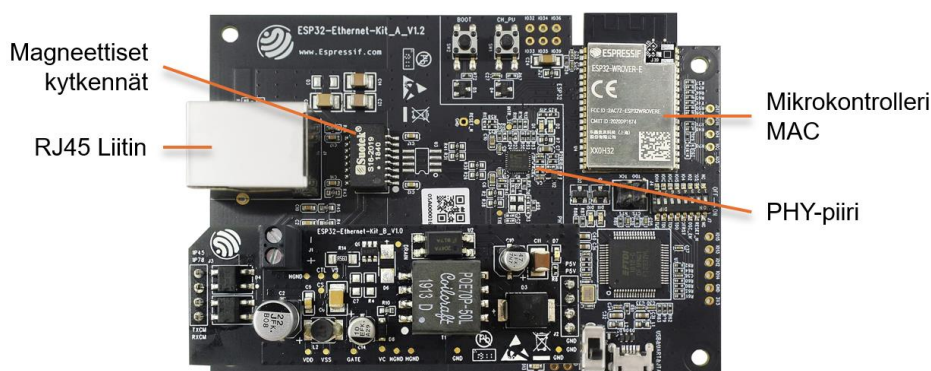
MII sisältää PHY:n määrittelemiseen ja hallintaan käytettävän sarjaväylän Management Data Input/Output (MDIO), joka tunnetaan myös nimellä Serial Management Interface (SMI) ja Media Independent Interface Management (MIIM). MDIO koostuu kahdesta signaalista: kellosta (Management Data Clock, MDC) ja datasta (MDIO). Väylän avulla voidaan konfiguroida liitettyjen PHY-laitteiden toimintatapa kirjoittamalla niiden ohjausrekistereihin, tai niiden statusta voidaan tarkkailla lukemalla statusrekistereitä. IEEE määrittelee MDC:n minimi jaksonajaksi 400 ns, jolloin sen maksimi taajuudeksi saadaan 2,5 MHz, mutta suunnitellun laitteen PHY tukee kellotaajuutta 25 MHz asti. MDIO:ta hallitseva MAC-laitte on Station Management Entity (STA). Sarjaväylässä voi olla yksi STA ja maksimissaan 32 PHY:tä. (IEEE Std 802.3-2022, 714, 701.)



KUVA 4. MDIO-väylä

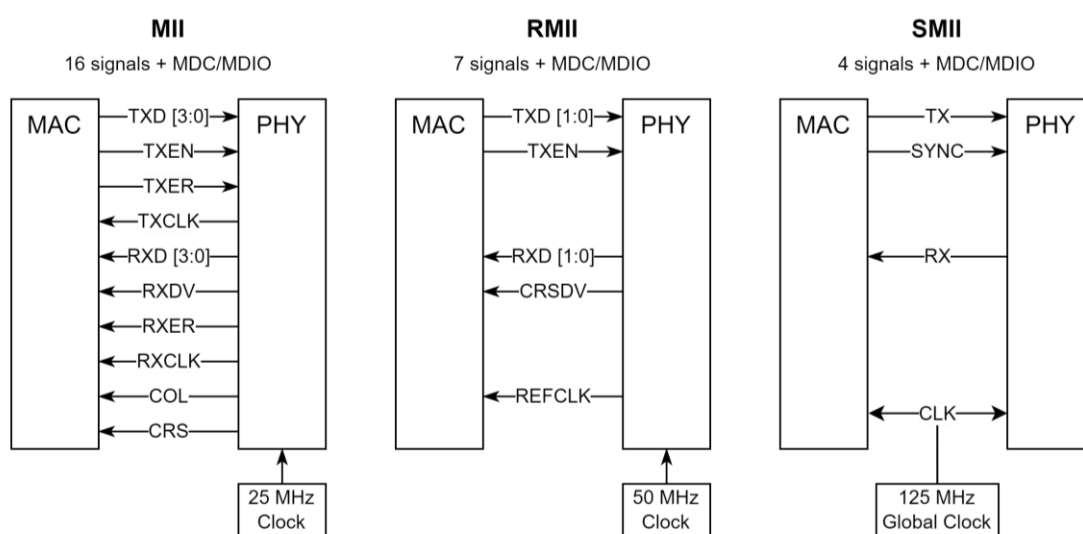
2.2 Ethernet elektroniikka

Tyypillisesti Ethernetiä käyttävä laite koostuu MAC lohkon sisältävästä mikroprosessorista, FPGA:sta tai ASIC:ista, erillisestä PHY-piiristä sekä fyysisen median liitännästä. Koska MAC:n toiminta on pääosin ohjelmallista, on käytännöllistä sisällyttää se piiriin, joka suorittaa myös muita ylempien kerrosten toimintoja. Usein PHY-piiri vaatii kellolähteeksi oman kiteen tai oskillaattorin, johon MAC tahdistetaan tiedonsiirrossa. Markkinoilla on myös piirejä 10/100 Mb/s Ethernetille, jotka sisältävät MAC:n ja PHY:n samassa piirissä (ENC424J600/624J600 2010) sekä mikroprosessoreja 10 Mb/s Ethernetille, joissa on integroituna MAC ja PHY (PIC18F97J60 2011; MCF52235 2011).



KUVA 5. ESP32-Ethernet-Kit V1.2 kehitysalusta (Espressif n.d.)

MII rajapinta mahdollistaa usean eri PHY:n yhteensopivuuden saman MAC:n kanssa. Laitteessa MII rakentuu MAC:n ja PHY:n välisistä kuparivedoista piirilevyllä, tai harvinaisemmin kaapelista. MII koostuu 16 signaalista ja käyttää 25 MHz kellotaajuutta. Data siirretään neljänä signaalina puolitavuisissa kerrallaan. Lähetys- ja vastaanottosignaaleille on omat väylät, mahdollistaen samanaikaisen, kaksisuuntaisen toiminnan (Duplex). Piirilevyn tilan säästämiseksi MII:sta on kehitelty vähemmän signaaleja vaativa Reduced-MII (RMII). Se käyttää 50 MHz kellotaajuutta ja vain 7 signaalia (RMII Specification 1998). Rajapinnasta on myös kehitetty sarjaväylä Serial MII (SMII ja SGMII) jossa data siirretään yhtä väylää pitkin kymmenen bitin sarjoissa. Nopeammille siirtonopeuksille on kehitelty omat rajapintansa, esimerkiksi 1 Gb/s yhteydelle Gigabit MII (GMII) ja Reduced Gigabit MII (RGMII).



KUVA 6. Fast Ethernet xMII rajapinnat

2.2.1 Kierretty parikaapeli

Laitteen MDI rajapinta koostuu fyysisen median liitännästä, sekä liitännän ja PHY-piirin välisestä kytkennästä. Liitäntä fyysiseen mediaan riippuu käytettävästä mediatyypistä. Fyysinen media voi olla koaksiaalikaapeli, kierretty parikaapeli, valokuitu, Twinax-kaapeli tai backplane-väylä piirilevyllä. Ensimmäiset versiot Ethernetistä käyttivät 50 Ω koaksiaalikaapelia ja se oli yleisin siirtomedia 1990-luvulle saakka, jolloin sen korvasi ohuempi ja halvempi kierretty parikaapeli. IEEE poisti koaksiaalikaapelin käytön Ethernet-standardista vuonna 2011 (IEEE Std 802.3-2022, 410). Parikaapeli on edullisin ja yleisin vaihtoehto Ethernetin siirtomedialle. Sen siirtoetäisyys on maksimissaan 100 metriä ja siirtonopeus määräytyy käytettävän kaapelityypin mukaan. Esimerkiksi yleisimmin käytetty Cat5e kaapeli kykenee siirtämään 1 Gb/s ja tällä hetkellä nopein CAT8.2 kaapeli pystyy siirtämään 25 Gb/s 100 m, tai 40 Gb/s 30 m (Cat 8 & 8.2 Cabling System n.d.).

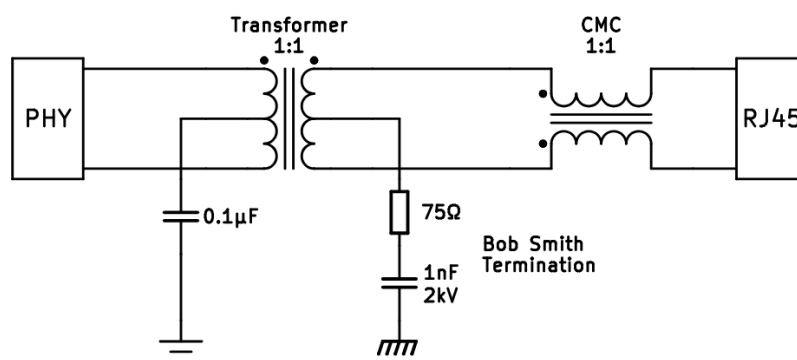
Kierretyssä parikaapelissa dataa siirretään 1–4 johdinparia pitkin. Lähetin lähettää signaalin differentiaalisesti, eli molemmat johtimet kantavat symmetrisen signaalin, mutta käänteisellä polariteetilla. Vastaanotin tulkitsee signaalin arvon johdinten välisen jännite-eron mukaan. Ulkoisen häiriön vaikutus näkyy molempien signaalien tasojen muutoksena, mutta näiden välinen jännite-ero ei muutu. Tämän seurauksena differentiaalinen pari on vähemmän herkkä sähköisille häiriöille. Taulukossa 1 on esitelty differentiaalisen signaloinnin etuja verrattuna yksipuoliseen signaaliin.

TAULUKKO 1. Differentiaalisen signaalin edut (Bogatin 2009, 475-476)

- Ulostuloajureiden pienempi yhteenlaskettu dl/dt (virran muutokseen kuluva aika), joka pienentää maatasoa heilumista, käyttöjännitteen romahtamista ja mahdollisesti elektromagneettista häiriötä
- Vastaanottimen differentiaalisen vahvistimen suurempi vahvistus
- Differentiaalisen signaalin eteneminen tiukasti kytketyssä parissa on vakaampi ylikuulumisille ja paluutien epäjatkuille
- Signaali ei ole niin herkkä heijastumille tai kytkentähäiriölle edetessään liitinten tai piirien läpi

Differentiaalisen signaalin haittapuoli on mahdollisuus luoda elektromagneettisia häiriöitä, jotka voivat ilmetä, jos signaalit eivät ole oikein balansoituja tai suodatettuja ja samanaikaisesti signaalissa ilmenee yhteismuotoinen komponentti. Differentiaalinen signalointi vaatii myös tuplasti signaaliteitä verrattuna yksipuoliseen signaaliin. (Bogatin 2009, 476)

Kierretyn parikaapelin liitännänä käytetään yleisimmin 8P8C liitintä, jota nimitetään myös virheellisesti RJ45-liittimeksi. Vaikka IEEE 802.3 standardi ei sitä suoraan vaadi, yleisin tapa täyttää PMA-lohkon sähköiselle liitännälle asetetut vaatimukset parikaapelia käytettäessä on sisällyttää MDI:hin magneettiset kytkennät (magnetics). Kytkennän tavoitteena on toteuttaa sähköinen isolaatio, parien balansointi, yhteismuotoisten signaalien torjuminen, impedanssisovitus sekä elektromagneettisen yhteensopivuuden (EMC) parantaminen. Kytkennälle ei ole standardisoitua tapaa, mutta yleisimmin yhden parin kytkentä koostuu muuntajasta, yhteismuotoisesta kuristimesta (Common Mode Choke, CMC) ja Bob Smith terminoinnista. Kytkentä tehdään jokaiselle käytettävälle parille, joka puolestaan luo yhtenäisen, balansoidun liitännän parikaapelille. (ENT-AN0098 2018, 2-3).

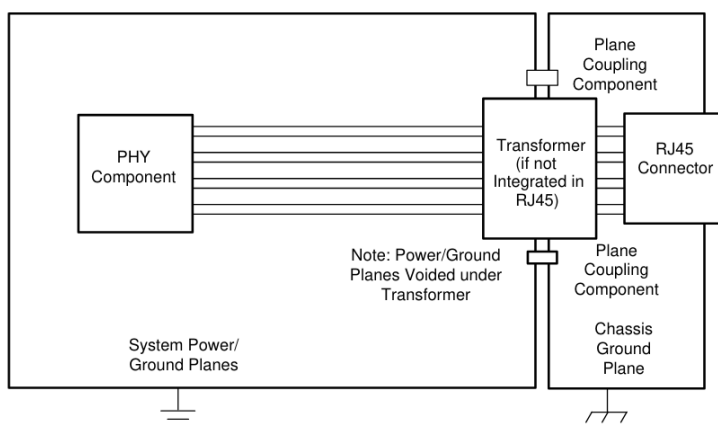


KUVA 7. Ethernet magneettiset kytkennät, yksi pari

Muuntajan tarkoitus on galvaanisesti erottaa laite ja kaapeli. Galvaaninen erotus estää tasavirran siirtymisen laitteiden välillä, joka voi johtua esimerkiksi maatasojen välisistä jännite eroista verkossa. Sillä myös saavutetaan IEEE:n vaatima sietokyky 1,500 VAC jännitteelle, 50–60 Hz taajuudella minuutin ajan liittimien, sekä liittimen ja runkomaan välillä (IEEE Std 802.3-2022, 6305). Kuristin vaimentaa kierretyssä parissa esiintyvää yhteismuotoista kohinaa. Se suodattaa laitteen

itsensä aiheuttamaa kohinaa, vähentäen elektromagneettista päästöä, sekä laitteen ulkopuolelta tulevaa kohinaa, parantaen laitteen elektromagneettisten häiriöiden sietokykyä ja signaali-kohinasuhdetta. Muuntajassa on keskinapa, joka differentiaalisen signaalin kannalta on nollapotentialissa. Jos signaalissa ilmenee asymmetrisyyttä, muuntajan keskinavassa näkyy jännite. Tämä tulee johtaa maihin differentiaalisen signaalin symmetrisyyden säilyttämiseksi. Bob Smith terminoinnissa jokaisen muuntajan liittimen puoleisen käämin keskinapa kytketään runkomaahan 75Ω vastuksen ja kondensaattorin kautta. Kytkeä myös luo kierretyn parin ominaisimpedanssiin sovitetun tien maihin. Tämä impedanssisovitus absorboi heijastuvia aaltoja ja ehkäisee seisovan aallon muodostumista vähentäen elektromagneettisen häiriön säteilyä. Muuntajan toisen käämin keskinapa kytketään PHY:n vaatiessa maihin tai biasointijännitteeseen kondensaattorilla.

Magneettiset kytkennät voidaan toteuttaa erillisillä komponenteilla, mutta markkinoilla on myös valmiita piirejä, jotka sisältävät tarvittavat magneettiset kytkennät, sekä RJ45-liittimiä, joissa ne ovat integroituna. Magneettiset kytkennät tulee sijoittaa mahdollisimman lähelle liittintä. Niiden alapuolella piirilevyllä ei tule olla kuparitäyttöä piirilevyn pinnan läheisyydessä olevien komponenttien välisen kytkentymisen välttämiseksi. Liittimen alapuolella tulee olla runkomaatäyttö, joka kytketään liittimen metallikuoreen. Runkomaa tulee pitää erillisenä saarekkeena liittimen ympärillä ja eri maatäytöt eivät saa olla piirilevyllä päällekkäin riittävän erotuksen takaamiseksi laitteen ja siirtotien välillä. Runkomaa tulee kytkeä laitteen maatasoon kondensaattorilla ja suurella, noin $1 \text{ M}\Omega$ vastuksella muuntajan molemmilta puolilta.

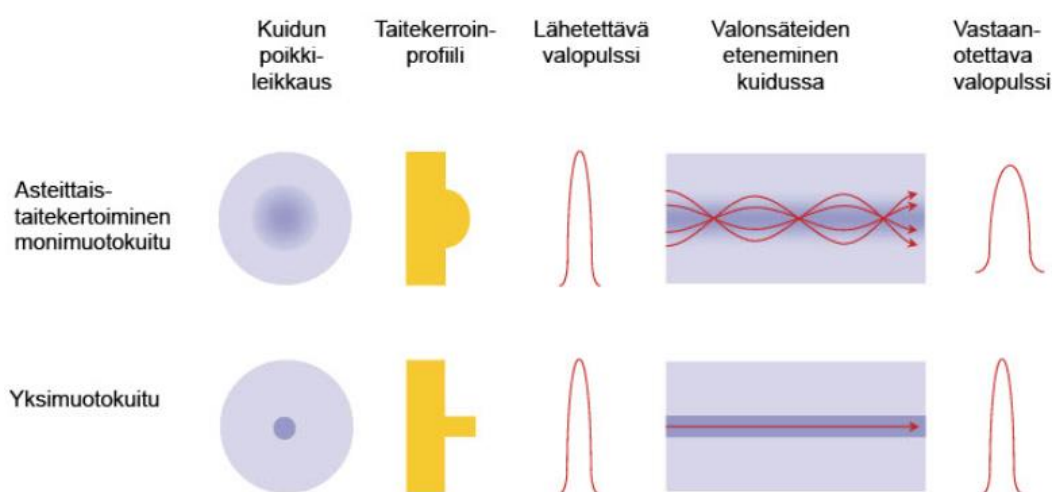


KUVA 8. Ethernet layout kierretyle parikaapelille (DP83869HM 2024, 102)

2.2.2 Valokuitu

Valokuitu tarjoaa kierrettyä parikaapelia huomattavasti suuremman siirtonopeuden ja -etäisyyden. Marraskuussa 2023 japanilainen National Institute of Information and Communications Technology (NICT) teki nopeusennätyksen saavuttaen 301 Tb/s siirtonopeuden 150 km etäisyydellä tavallisella kaupallisesti saatavilla olevalla valokuidulla (NICT 2024). Kuitenkin tyypillisen valokuituyhteyden siirtonopeus on 10 tai 40 Gb/s ja siirtoetäisyys 40 km. Yksittäinen valokuitu koostuu kvartsilasista valmistetusta ytimestä ja kuoresta, sekä niitä suojaavasta päällysteestä. Ytimellä on kuorta suurempi taitekerroin, joka mahdollistaa valon heijastumisen niiden rajapinnassa, ohjaten valonsädettä pysymään kuidun sisällä.

Tiedonsiirrossa käytetään kahta valokuitutyyppiä: yksimuotoinen ja monimuotoinen. Monimuotoisessa kuidussa materiaalin taitekerroin muuttuu tasaisesti ytimestä kuoreen, mahdollistaen valonsäteelle useamman reitin. Reitit ovat eripituisia, johtaen valonsäteiden saapumisen perille eri aikaan. Tällöin vastaanotettava valopulssi leviää, jota kutsutaan muotodispersioksi (Nestor Cables 2023, 19). Tämä rajoittaa tiedonsiirtonopeutta, koska liian nopeasti lähetetyt valopulssit voivat laskostua päällekkäin, johtaen signaalin väärin tulkitsemiseen. Yksimuotoisessa valokuidussa kaikki valo kulkee samaa reittiä kuidun ytimessä, jolloin muotodispersiota ei esiinny. Tämä mahdollistaa monimuotokuitua korkeamman tiedonsiirtonopeuden.



KUVA 9. Moni- ja yksimuotokuidun pääperiaatteet (Nestor Cables 2023, 19)

Koska valokuidussa data siirretään valona sähköisen signaalin sijaan, se on täysin immuuni sähköisille häiriöille ja tarjoaa luonnostaan galvaanisen erotuksen verkon laitteille. Valokuituyhteyden muodostamiseen tarvittavat komponentit ovat kalliimpia verrattuna kuparikaapelia hyödyntävään yhteyteen. Markkinoilla on myynnissä erillisiä vastaanottimia ja lähettäjiä, mutta yleisimmin laitteissa käytetään erillisiä Gigabit Interface Converter (GBIC) tai Small Form-factor Pluggable moduuleita (SFP), joka tunnetaan myös nimellä mini-GBIC.



KUVA 10. GBIC, SFP valokuidulle, SFP RJ45 (FS n.d.)

SFP-moduuli on pienemmän kokonsa vuoksi laajalti korvannut GBIC:n. Moduulia ei kytketä kiinteästi laitteeseen, vaan se asetetaan laitteessa olevaan liittimeen. SFP moduuli on suunniteltu siten, että se voidaan vaihtaa laitteen ollessa päällä (Hot Swap) ja moduuleja voidaan vaihtaa käytettävän siirtomedian mukaan. Moduuleita on tarjolla yksi- ja monimuotovalokuidun lisäksi kierretylle parikaapelille, jolloin moduuli sisältää myös magneettiset kytkennät, eikä niitä tarvitse toteuttaa erikseen laitteen piirilevylle. SFP:n mekaaninen rakenne, sekä sen liittimen pinnit ja signaalit on määritelty Small Form Factor komitea (SFF Committee) INF-8074i (2001) spesifikaatiossa. SFP-moduulin pinnit ja signaalit ovat esitelty taulukossa 2. Taulukossa kytkentäjärjestys tarkoittaa pinnien kytkentymissekvenssiä, kun moduuli asetetaan liittimeensä. Järjestys takaa oikean toiminnan Hot Swap:ssa.

TAULUKKO 2. SFP-moduulin pinnit (INF-8074i 2001, 21-22)

Pinni nro.	Nimi	Kytk. järj.	Funktio	Selitys
1, 17, 20	VeeT	1	Transmitter Ground	Lähettimen ja vastaanottimen maa. Voivat yhdistyä SFP moduulissa
9-11, 14	VeeR	1	Receiver Ground	
16	VccT	2	Transmitter Power	Lähettimen ja vastaanottimen tehonsyötöt. 3,3 V ± 5 %, max. 300 mA. Voivat yhdistyä SFP moduulissa
15	VccR	2	Receiver Power	
2	TX Fault	3	Transmitter Fault	Ulostulo, ilmaisee laser-vian
3	TX Disable	3	Transmitter Disable	Sisääntulo, ohjaa lähettimen pois päältä
4	MOD-DEF2	3	Module Definition 2	Serial ID väylän data linja
5	MOD-DEF1	3	Module Definition 1	Serial ID väylän kello signaali
6	MOD-DEF0	3	Module Definition 0	Ilmaisee moduulin paikalla olon kytketymällä maihin
7	Rate Select	3	Full / reduced receiver bandwidth	Siirtonopeuden valinta. Valinnainen sisääntulo
8	LOS	3	Loss of Signal	Ulostulo, ilmaisee vastaanottotehon olevan -herkkyyttä pienempi
12	RD-	3	Inv. Received Data Out	Vastaanotettu data. 100 Ω, 370...2000 mV differentiaalinen, AC-kytketty moduulissa
13	RD+	3	Received Data Out	
18	TD+	3	Transmit Data In	Lähetettävä data. 100 Ω, 500...2400 mV differentiaalinen, AC-kytketty moduulissa
19	TD-	3	Inv. Transmit Data In	

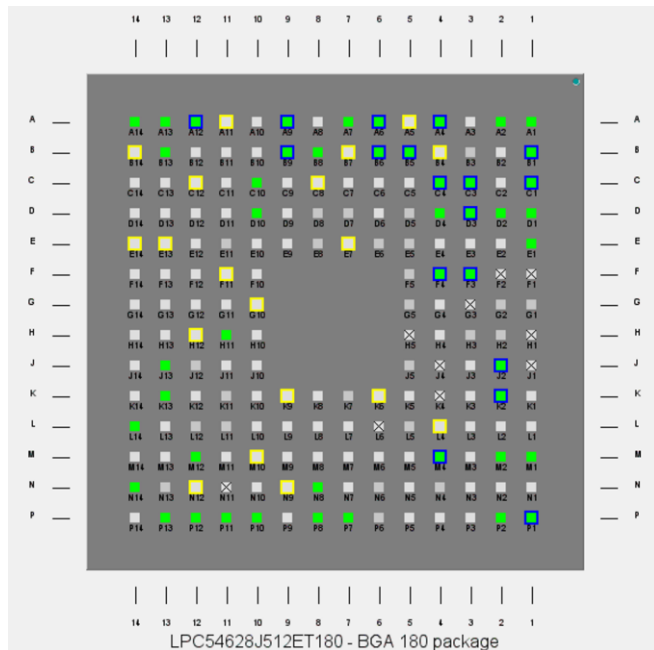
3 LAITTEEN SUUNNITTELU

Koska laite pohjautuu aiemmin suunniteltuun laitteeseen, olivat MAC:in sisältävän prosessorin, 3,3 V käyttöjännitteen reguloinnin sekä mittadataa vastaanottavien RS232, RS485 ja CAN-sarjaliikenneväylien kytkennät valmiina. Tämä nopeutti suunnittelutyötä huomattavasti ja mahdollisti keskittymisen Ethernetin vaatimiin kytkentöihin. Tehtäväksi jäi suunnitella PHY-piirin, SFP-liitännän sekä MII-rajapinnan kytkennät. Suunnitteluun käytettiin Altium Designer ohjelmistoa. Piirilevyn suunnittelussa noudatettiin PHY-piirin datalehden ohjeistusta, sekä laitevalmistajien suosituksia. Tässä osiossa esitellään laitteen suunnittelu lohkoittain, sekä oleellista teoriaa piirilevysuunnittelusta.

3.1 MAC

Laitteen MAC sisältyy myös muita toimintoja, kuten sarjadataan käsittelyä suoritetaan NXP Semiconductors:in LPC54628J512ET180E-mikroprosessoriin. Se tukee 10/100 Mb/s MII ja RMII rajapintoja (LPC546xx 2020, 2). Laitteessa käytettiin MII-rajapintaa koska PHY ja MAC molemmat tukevat sitä. PHY:n ja MAC:n välisiin 20 signaaliin lisättiin 0 Ω vastukset, jotka helpottavat signaalien kytkennän muuttamista tai katkaisemista tarvittaessa. Mikroprosessoriin kytkettiin testausta varten kolme LED:iä sekä liitin, joka sisältää I2C:n ja neljä I/O-signaalia. Muut mikroprosessoriin liittyvät kytkennät olivat jo valmiina, kuten sen käyttöjännitteet ja kellolähde.

Koska mikroprosessorin pinnin on mahdollista suorittaa useampaa toimintoa, jouduttiin yhdestä RS485-sarjaportista luopumaan johtuen sen päällekkäisyydestä Ethernetin kanssa. Osa mikroprosessorin MAC-signaaleista on mahdollista reitittää vaihtoehtoiseen pinniin, joka helpottaa signaaleiden ryhmittelyä ja näin myös vetojen suunnittelua layoutissa. Kuvassa 11 on esitelty mikroprosessorin pinnit. Kuvaan on merkattu vihreällä käytössä olevat pinnit, sinisellä reunuksella Ethernet-pinnit ja keltaisella reunuksella vaihtoehtoiset pinnit Ethernetille.



KUVA 11. Mikroprosessorin Pinnit

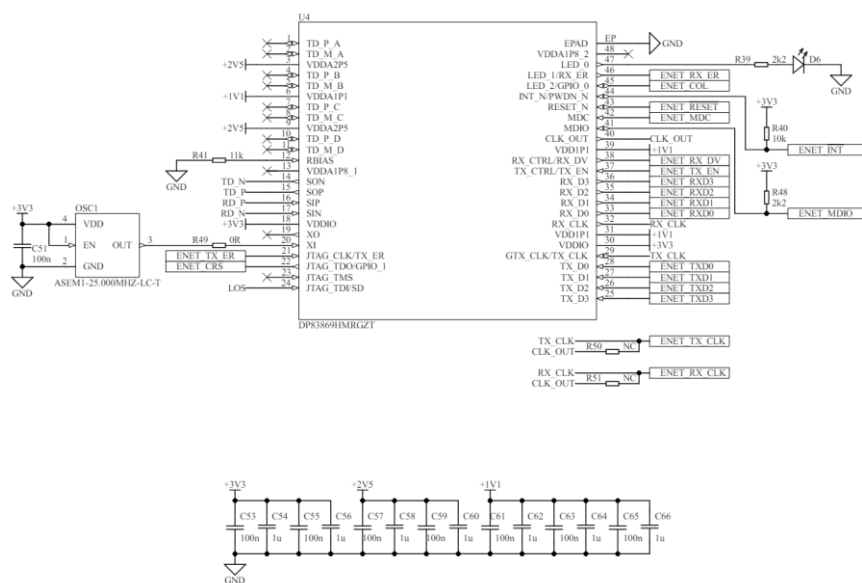
3.2 PHY-piiri

Työhön valittiin Texas Instrumentsin valmistama DP83869HM PHY-piiri koska se tukee 100BASE-FX valokuitu protokollaa ja on yhteensopiva käytettävän MAC:n kanssa. Se tukee 10/100/1000 Mb/s siirtonopeuksia kierretyllä parikaapelilla ja valokuidulla sekä MII/RGMII/SGMII rajapintoja. PHY-piiri sisältää integroidut terminointi vastukset MDI:lle sekä ohjelmoitavan terminointi impedanssin MII:lle. (DP83869HM 2024, 1) PHY-piiri vaatii toimiakseen 2,5 V sekä 1,1 V käyttöjännitteet. Piiriin voidaan tarvittaessa kytkeä myös 1,8 V käyttöjännite, jos käytettävä MAC vaatisi sen I/O-jännitetasoksi. Piirin I/O-jännitteeksi voidaan kytkeä 1,1 V, 1,8 V, 2,5 V tai 3,3 V. Suunnitellussa laitteessa käytettiin 3,3 V I/O-jännitettä. Käyttöjännitteet päädyttiin tuottamaan kolmen erillisen lineaariregulaattorin (LDO) avulla näiden kytkennän yksinkertaisuuden vuoksi.

Laitetta jatkokehittäessä akkukäyttöiseksi tulee huomioida sen tehonkulutus. PHY-piirin tehonkulutus MII:tä käytettäessä 100 Mb/s valokuituyhteydellä on 107 mW ja IEEE-lepotilassa 76 mW (DP83869HM 2024, 13-14.) Laitteen mikrokontrolleri käyttää aktiivisessa tilassa 3,3 V käyttöjännitteellä ja 12 MHz kelloaaju-

della 10,89 mW ja lepotilassa 5,61 mW (LPC546xx 2020, 90.) SFP-moduulin tehonkulutus voi vaihdella 600...1500 mW välillä. Microsens MS1002xx-sarjan SFP-moduuleille luvataan 600 mW tehonkulutus (Microsens 2024.) Moduuleille ei ole ilmoitettu tehonkulutusta epäaktiivisessa tilassa. Laitteen Ethernet-osio käyttää aikaisemmin mainitulla SFP-moduulilla maksimissaan 717,89 mW ja pienimmillään lepotilassa ilman SFP-moduulia 81,61 mW. Asettamalla laitteen piirit lepotilaan ja kytkemällä SFP-moduuli pois päältä, kun mahdollista, voidaan tehonkulutusta laskea ja pidentää akkukäyttöisen laitteen käyttöaika.

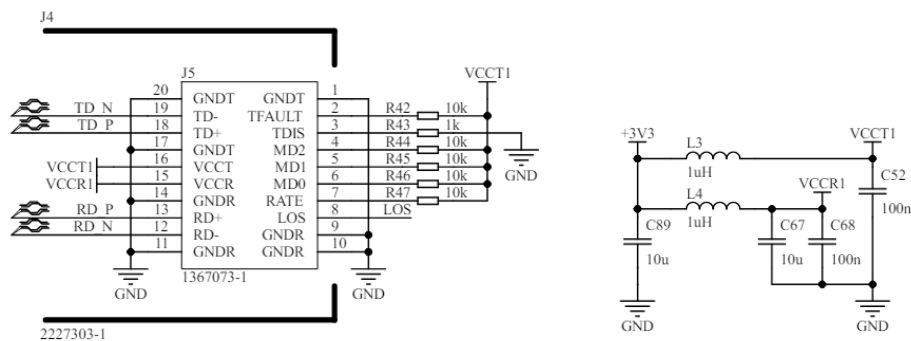
PHY-piiri vaatii jokaiselle käyttöjännitepinnilleen 100 nF ja 1 uF kondensaattorit virtapiikkien suodattamiseen. Näiden lisäksi PHY vaatii toimiakseen 25 MHz oskillaattorin ja 11 k Ω \pm 1 % biasointi vastuksen. PHY-piiriin kytkentöihin lisättiin status LED, joka ilmaisee toimivan valokuituyhteyden muodostuneen. Piirin toimintatapa voidaan MDIO:n lisäksi konfiguroida "sitomalla" sen pinnejä tiettyyn jännitteeseen (Strap Configuration). Laite valitsee käynnistyksen yhteydessä toimintatilansa konfigurointipinnien jännitetasojen mukaan. MDIO-väylässä jokaisella PHY-piirillä tulee olla uniikki osoite, joten usein on tarpeellista ohjelmoida vähintään laitteen MDIO osoite sitomalla. DP83869HM PHY-piiriin osoite on neljä bittinen, ja se voidaan konfiguroida sitomalla RX_D0 ja RX_D1 pinnit yhteen neljästä datalehdessä määritellystä jännitteestä. Koska suunniteltu laite sisältää vain yhden PHY-piiriin, laitteen oletusosoitetta ei tarvitse muuttaa. Loput asetukset toteutettiin MDIO:n avulla, joten tähän laitteeseen ei tehty Strap Configurationia.



KUVA 12. PHY-piiriin kytkennät

3.3 MDI

Laitteen MDI-osuus koostuu SFP-moduulista ja PHY-piirin ja SFP-moduulin välisestä kytkennästä. SFP-moduulin liitin on kaksi osainen. Se sisältää moduulia mekaanisesti paikallaan pitävän häkin (Cage) ja 20 pinnisen liittimen. Häkin ja liittimen sijoitus toisiinsa nähden on tärkeä, jotta liitettävä SFP-moduuli sopii paikalleen. Data PHY-piirin ja SFP-moduulin välillä kulkee kahta differentiaaliparia pitkin: Transmit Data (DT) ja Receive Data (RD). Näiden välillä on myös Loss Of Signal (LOS) tai Signal Detect (SD) signaali, jolla SFP-moduuli ilmaisee PHY-piirille vastaanotettavan signaalin olevan vastaanottoherkkyttä heikompi. SFP-moduulin loput signaalit kytkettiin kiinteästi ylös- ja alasvetovastuksilla, sillä näiden tilaa ei ole tarve muuttaa tai tarkkailla käytön aikana tässä toteutuksessa. Kytkentään lisättiin INF-8074i spesifikaation ehdottama SFP:n käyttöjännitteiden suodatus (INF-8074i 2001, 23).



KUVA 13. SFP-moduulin kytkennät

3.4 MII

MII-signaalit koostuvat MDIO-sarjaväylästä ja RX ja TX signaaliryhmistä. Kaikki ryhmän signaalit ovat synkronisia, eli tahdistettu samaan kellosignaaliin, jolloin mahdolliset ylikuuluvat signaalitasojen muutoksista johtuvat häiriöt sijoittuvat samaan ajankohtaan, eivätkä vaikuta bitin päätöshetkellä. RX ja TX ryhmien kello-signaalit eivät kuitenkaan ole tahdistettu toisiinsa, jolloin eri ryhmien signaaleja ei tule sijoittaa vierekkäin. Signaalien synkronisuuden säilyttämiseksi myös vedon

toisessa päässä, on vedot sovitettava samanpituuisiksi. PHY-piirin datalehti ohjeistaa 100/10 Mb/s yhteydellä MII signaalien pituuksien toleranssiksi 100 mil eli 2,54 mm. 1 Gb/s yhteydellä toleranssiksi ilmoitetaan 50 mil eli 1,27 mm. (DP83869HM 2024, 113). Texas Instruments ohjeistaa MII vetojen maksimipituudeksi 152,4 mm. MDI vedoille maksimipituudeksi ohjeistetaan 50,8 mm ja pituustoleranssiksi 1,27 mm. GND kaadon etäisyys vedosta tulee olla vähintään kolme kertainen vedon leveyteen nähden. (Woodahl 2021, 2-3.)

Ennen vetojen pituuksien sovituksia, RX-ryhmän suurin pituusero oli 14,2 mm, ja TX-ryhmän 17,5 mm. Signaalin nopeus piirilevyllä voidaan laskea kaavalla (1)

$$v = \frac{1}{\sqrt{\varepsilon_0 \varepsilon_r \mu_0 \mu_r}} \quad (1)$$

jossa v on signaalin nopeus, ε_0 on tyhjiön permittiivisyys ($8,8542 \cdot 10^{-12}$ F/m), ε_r on väliaineen suhteellinen permittiivisyys, μ_0 on tyhjiön permeabiliteetti ($4\pi \times 10^{-7}$ H/m) ja μ_r on väliaineen suhteellinen permeabiliteetti. (Bogatin 2009, 246.) μ_r on käytännössä kaikille eristeille 1 ja ε_r on piirilevyn FR-4 eristeelle tyypillisesti 4 (Bogatin 2009, 218). Sijoittamalla kaavaan arvot saadaan signaalin nopeudeksi piirilevyllä 149,9 mm/ns. Signaaliteiden pituuseroista Δl johtuva aikaero Δt signaaleissa voidaan laskea kaavalla (2).

$$\Delta t = \frac{v}{\Delta l} \quad (2)$$

Näin 17,5 mm pituusero aiheuttaa 2,62 ns eron signaaleiden saapumisessa vetojen päähän. Pituussovituksen jälkeen suurin ero signaaleiden välillä oli 2,3 mm, joka täyttää datalehden vaatimuksen. Myös läpiviennit vaikuttavat signaalin kulku-aikaan, joten näiden määrä pidettiin samana jokaisella vedolla. Jos pituussäädön veto on liian tiivis, voi signaali ylikuulua säädön yli, mitätöiden vetoon lisätyn pituuden. Tämän välttämiseksi pituussäädössä vetojen etäisyys toisiinsa on vähintään kolmekertainen sen leveyteen nähden.



KUVA 14. Ylikuuluminen pituussäädössä (Pfeil 2020, 45)

3.5 Korkeataajuiset signaalit

Kun signaalin taajuus, tai muutosnopeus nousee riittävän suureksi, se etenee piirilevyllä aaltona, jonka mukana etenevät vastaavat sähkö- ja magneettikentät. Tällöin signaalin reittiä käsitellään siirtolinjana. Siirtolinja koostuu kahdesta johtimesta: signaali- ja paluutiestä. Näiden kahden välillä on piirilevyn eristemateriaali. Siirtolinjalle on ominaista, että jokaisella pisteellä siirtolinjassa on impedanssi. Jos siirtolinjan impedanssi ei ole vakio koko sen matkalla, aiheutuu signaalin heijastumisia johtaen signaalin eheyden heikkenemiseen sekä häiriön säteilyyn. Siirtolinjan impedanssin tulee siis olla hallittu, jotta korkeataajuisen signaalin käyttäytyminen on ennustettavissa. (Bogatin 2009, 111; Mittal 2018).

Siirtolinjan ominaisuudet ilmenevät signaalitien ollessa niin pitkä, että sen pituudella esiintyy signaalin eri tasoja samanaikaisesti. Pituutta, josta ylöspäin esiintyy merkittävästi siirtolinjan ominaisuuksia, kutsutaan kriittiseksi pituudeksi. Jos signaalitie on riittävän lyhyt, voidaan siirtolinjan ominaisuudet poissulkea. Kriittinen pituus määritellään usein $\lambda/4$ säännöllä, eli siirtolinjana pidetään signaalitietä, jonka pituudella esiintyy neljäsosa signaalin aallonpituudesta. Riippuen suunnittelijasta, säännöstä käytetään myös muita versioita $\lambda/4 \dots \lambda/20$ välillä, osoittaen siirtotien ominaisuuksien vaikean määriteltävyyden (Peterson 2019). Siirtotien arvioiminen aallonpituuden mukaan pätee analogiselle signaalille, jonka sisältämä korkein taajuus voidaan määritellä.

Digitaalisen signaalin tason muutoshetkellä esiintyy teoriassa rajaton määrä taajuuksia, jolloin $\lambda/4$ sääntöä ei voida soveltaa. Tällöin siirtolinja määritellään digitaalisen signaalin nousu- tai laskuajasta nopeimman mukaan. Digitaalisen sig-

naalin kriittinen pituus l_c määräytyy signaalin pystyessä kulkemaan siirtotien päähän, ja palaamaan takaisin paluutietä nousu-/laskuajan t_r sisällä. Kaavassa (3) v on signaalin nopeus piirilevyllä. (Mittal 2018, 10-11.)

$$l_c = \frac{t_r v}{2} \quad (3)$$

DP83869HM PHY-piirin datalehti ilmoittaa MDI ulostulon nousu- ja laskuajaksi 330 ps ja MII signaaleille 10 ns (DP83869HM 2024, 11, 17). Sijoittamalla nousu-/laskuaika sekä aikaisemmin laskettu signaalin nopeus piirilevyllä $v = 149,9 \cdot 10^6$ m/s, saadaan MDI vetojen kriittiseksi pituudeksi $l_{cMDI} = 24,73$ mm, ja MII vedoille $l_{cMII} = 749,5$ mm. Suunnitellussa piirilevyssä pisin MDI veto oli 19,54 mm ja MII veto 65,6 mm, jääden huomattavasti alle kriittisen pituuden.

PHY-piirin datalehti ohjeistaa signaaleiden impedanssiksi referenssitason nähden 50Ω , ja differentiaaliparin keskinäisimpedanssiksi 100Ω . Piirilevyn pinnalla olevan vedon (microstrip) ominaisimpedanssi Z_0 voidaan arvioida kaavalla (4) (Bogatin 2009, 293).

$$Z_0 = \frac{87 \Omega}{\sqrt{1.41 + \epsilon_r}} \ln \left(\frac{5.98h}{0.8w + t} \right) \quad (4)$$

jossa ϵ_r on väliaineen suhteellinen permittiivisyys, h on vedon ja referenssitason välinen eristeen paksuus, w vedon leveys (mil) ja t on vedon paksuus (mil). Kuparin ja piirilevyn eristeen paksuuden ja materiaalin ollessa ennalta määritelty, voidaan vedon ominaisimpedanssia säätää sen leveyttä muuttamalla. Altium Designerissä voidaan määrittellä haluttu impedanssiprofiili. Profiiliin asetetaan haluttu ominaisimpedanssi ja sen referenssitaso. Ohjelma laskee tarvittavan vedon leveyden piirilevyllä määriteltyjen eristeen materiaalin ja sen paksuuden ja kuparin paksuuden mukaan. Kun MII-vetojen ominaisimpedanssiksi halutaan 50Ω , ohjelman avulla leveydeksi asetettiin 12,72 mil eli 0,323 mm.

Ominaisimpedanssi kuvaa siirtolinjaa sen ollessa materiaailta ja geometrialtaan yhdenmukainen. Käytännössä kuitenkin vedon kokonaisimpedanssiin vaikuttavat

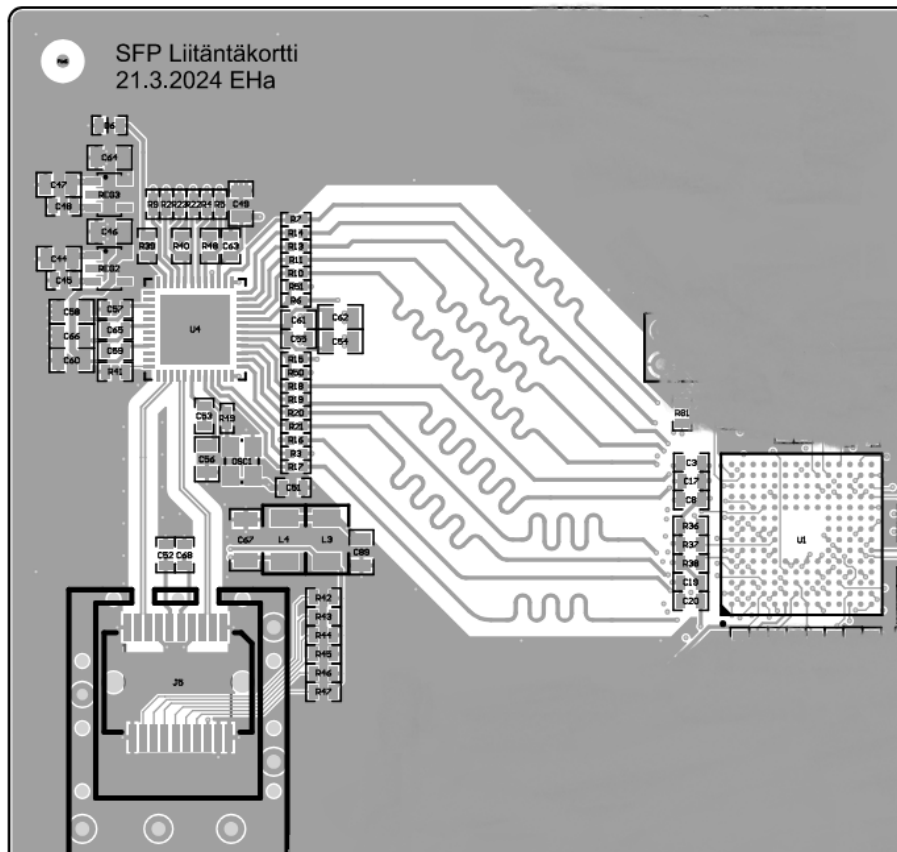
leveyden lisäksi kaikki käännökset, läpiviennit, paluutien epäjatkuvuudet sekä vetoa ympäröivä kupari. Näiden määrä tulee minimoida hallitun impedanssin saavuttamiseksi ja vetojen käännökset tulevat olla maksimissaan 45° . Korkeataajuiset signaalit tulee reitittää yhtenäisen paluutason päällä. Epäjatkuomot aiheuttavat signaalille pidemmän paluureitin, joka taas aiheuttaa lisääntyntä häiriön säteilyä ympäristöön, viivettä signaalin etenemiseen lisääntyneen sarja induktanssin takia, ylikuulumisia sekä signaalin laadun heikkenemistä. (Texas Instruments 2023, 6.) Signaalin referenssitasona toimii seuraavalla kerroksella oleva kupari, joka on yleisesti GND-täyttö, mutta se voi myös olla stabiili käyttöjännitetäyttö. Ylimmän kerroksen vetojen referenssitasona on 2. kerroksen GND-täyttö ja pohjakerroksen referenssitasona 3. kerroksen 3,3 V täyttö.

3.6 Layout

Laite suunniteltiin nelikerroksiselle piirilevyllä. Kaikki komponentit ja suurin osa vedoista sijoitettiin päällimmäiselle kerrokselle. Toinen kerros on GND-täyttöä. Kolmannella kerroksella on 3,3 V käyttöjännitteen täyttö, sekä PHY:n regulaattoreille 5 V käyttöjännitteen veto. Piirilevyn alin kerros on GND-täyttöä sekä sisältää osan MII-signaaleista. Mikroprosessorin läheisyydessä signaalien tiheys on huomattavasti suurempi, joten sillä alueella vetoja toteutettiin ortogonaalisesti kerroksilla kolme ja neljä. Layoutin suunnittelun aloitusta nopeutti sen tekeminen aikaisemman laitteen pohjalta, jolloin suurin osa suunnittelusäännöistä ja piirilevyn rakenne oli jo asetettu. Näitä jouduttiin kuitenkin täydentämään impedanssi- ja pituussovitusosilta. Piirilevyllä asetettiin yleiseksi välykseksi, eli minimi etäisyydeksi eri kupareiden välillä samalla kerroksella 0,125 mm. Kuitenkin BGA-kotelaisen mikroprosessorin läheisyydessä oli tarvetta ahtauden takia alentaa vällys 0,1 millimetriin. Korkeataajuisien signaalien ylikuulumisen minimoimiseksi, eri signaalien vetojen välinen minimietäisyys asetettiin kolmekertaiseksi vedon leveyteen nähden (Pfeil 2020, 47). MII-vetojen ja GND-täytön välinen etäisyys asetettiin viisinkertaiseksi vedon leveyteen nähden, jotta sen vaikutus vetojen impedanssiin olisi minimaalinen.

Piirilevyn suunnittelu aloitettiin poistamalla levytä osioita, joita tässä laitteessa ei tulla tarvitsemaan. Koska suuri osa mikroprosessorin kytkennöistä säilytettiin, ei

sen sijaintia haluttu muuttaa piirilevyllä. PHY-piirin sijoitus tehtiin mikroprosessorin MII-signaalien pinnien mukaan sen vasemmalle puolelle. PHY-piirin ympärille sijoiteltiin sen käyttöjännitteiden regulaattorit, MII-signaaleiden 0Ω vastukset, sekä muut piirin toimintaan liittyvät komponentit. SFP-moduulin liitäntä sijoitettiin PHY-piirin alapuolelle, jotta näiden välisten differentiaaliparien vedot olisivat mahdollisimman lyhyet. Aluksi 0Ω vastukset olivat 0603 kokoisia. Nämä päätettiin kuitenkin vaihtaa pienempiin 0402 kokoisin vastuksiin, jotta ne eivät veisi niin paljon tilaa piirilevyllä. Komponenttien asettelu pyrittiin tekemään mahdollisimman kompaktisti, jotta samaa asettelua voitaisiin uudelleen käyttää, vaikka tila piirilevyllä olisi rajallinen. Kuvassa 15 näytetään suunniteltu osuus piirilevyn 1. kerroksesta. Kuvasta on poistettu piirilevyllä valmiiksi olleet kytkennät.

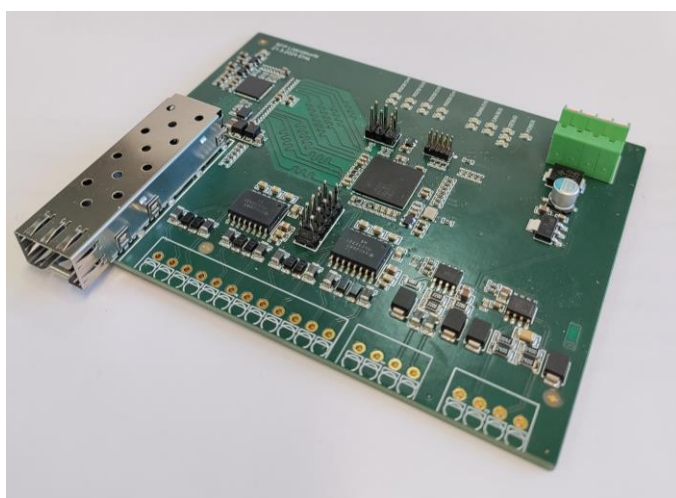


KUVA 15. PHY-piiri (U4), MAC (U1) ja 1. kerroksen MDI ja MII-signaalit

MII-signaalien vedot aloitettiin kriittisimmistä RX ja TX signaaliryhmistä. Vetojen pituuksien sovitusta toteutettiin pidentämällä ryhmän muita vetoja pisimmän vedon pituiseksi mutkittamalla. Tämä vaatii vedoille enemmän tilaa, joten MII-signaalit päätettiin sijoittaa kahdelle eri kerrokselle: RX ja TX vedot 1. kerrokselle ja loput

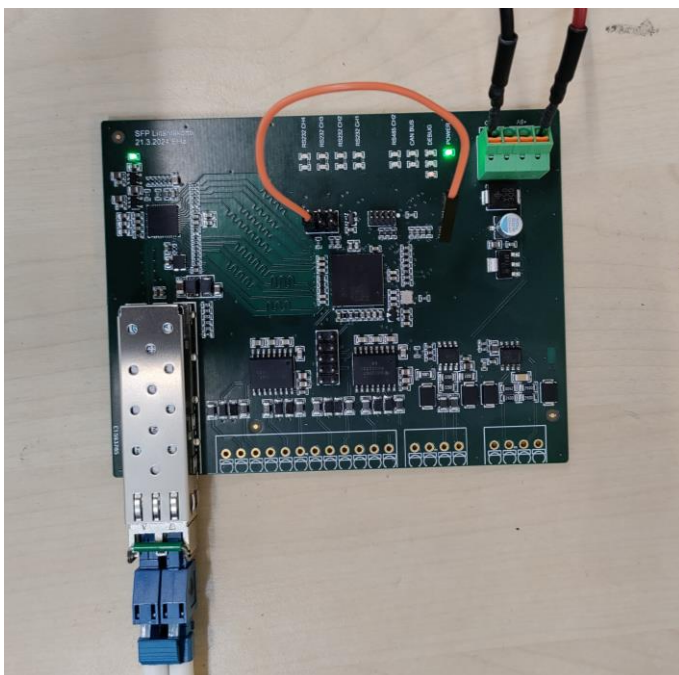
4 TULOKSET

Piirilevy tilattiin JLCPCB piirilevy valmistajalta. Se ladottiin ja koottiin Icraft Oy:lla. Ladonnassa huomattiin suunnitteluvaiheessa tapahtunut virhe, jonka takia PHY-piirin sekä sen kello-oskillaattorin 1. pinnin merkkaus oli hävinnyt. Komponenttien oikea orientaatio saatiin kuitenkin selvitettyä piirikaavion avulla ja muita ongelmia laitteen kasauksessa ei ilmentynyt. Piirilevyyn ei juotettu sarjaväylien liittimiä, niiden ollessa vielä kehitystyön alkuvaiheessa tarpeettomia. Valmis laite on esitelty kuvassa 16.



KUVA 16. Valmis piirilevy

Laitteen testiohjelma saatiin pitkälti tuotteesta, johon suunniteltu laite pohjautuu. Näin välttyttiin laitteen ohjelmiston aloittaminen tyhjästä ja nopeutettiin laitteen käyttöönottoa. Laitteen testaukseen tehtiin PC-käyttöliittymä Qt-kehitysympäristöllä. Käyttöliittymän avulla laitteen IP-osoite voidaan selvittää ja muuttaa. Valokuituyhteyden testausta varten laitteeseen kytkettiin yksimuotoinen Duplex SFP-moduuli. Valokuidun toinen pää kytkettiin mediamuuntimella paikalliseen verkkoon.



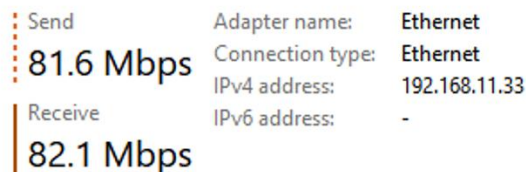
KUVA 17. Testikytkentä

Yhteys tietokoneen ja laitteen välillä testattiin ping-komennolla. Ping-komento lähettää Internet Control Message Protocol (ICMP) Echo-pyynnön, jolla laitteelta pyydetään vastausta. Komento antaa tilastietoa yhteyden onnistumisesta. Komento suoritettiin Linux virtuaalikoneella, jolloin siihen voitiin määrittää lisätoimintoja. Kuvassa 18 on onnistunut laitteen pingaus. Komento suoritettiin pääkäyttäjän oikeuksilla (sudo). Flood-komento `-f` poistaa komennosta aikaintervallin, jolloin seuraava ping-pyyntö lähetetään heti vastauksen saavuttua. `-s 1400` komennolla määritellään paketin kooksi 1400 tavua, joka on lähes maksimi kokoinen Ethernet kehys. Preload komennolla `-l` voidaan määrätä useamman ping-pyynnön lähetys ennen vastauksen kuulemistä. (ping(8) - Linux man page n.d.) Kuvassa lähetetään 10 samanaikaista ping-pyyntöä.

```
-VirtualBox:~$ sudo ping 192.168.11.150 -f -s 1400 -l 10
PING 192.168.11.150 (192.168.11.150) 1400(1428) bytes of data.
.....
--- 192.168.11.150 ping statistics ---
399604 packets transmitted, 399599 received, 0,00125124% packet loss, time 115394ms
rtt min/avg/max/mdev = 0.638/2.623/80.293/1.617 ms, pipe 13, ipg/ewma 0.288/2.331 ms
```

KUVA 18. Ping-komento

Yhteyden maksiminopeutta testattiin suorittamalla ping-komento kahdella eri komentokehoitteella samanaikaisesti. Kuvan mukaisella komennolla suurimmaksi lähetys- ja vastaanottonopeudeksi saatiin noin 81 Mb/s. Laitteen suurimman siirtonopeuden tulisi olla 100 Mb/s. Ero teoreettisen nopeuden ja tuloksen välillä uskotaan johtuvan nopeuden testaustavasta. Ping-komennon käyttämää ICMP- viestiä käsitellään alhaisella prioriteetilla, joka muodostuu pullonkaulaksi varsinkin useamman samanaikaisen ping-pyyynnön kohdalla. Parempi tapa yhteystestille olisi esimerkiksi iPerf-työkalu, joka on IP-verkkojen maksimikaistanleveyden mittaamiseen suunniteltu ohjelmisto (iPerf n.d.). Tämä ei kuitenkaan toimisi laitteen nykyisellä ohjelmistolla, vaan vaatisi iPerf:n vaatiman toiminnallisuuden lisäyksen. Ping-komennon tarvitsema ICMP sisältyi laitteen ohjelmistoon ennestään.



The image shows a screenshot of a network speed test window in Windows Task Manager. It displays the following information:

Send	Adapter name:	Ethernet
81.6 Mbps	Connection type:	Ethernet
	IPv4 address:	192.168.11.33
Receive	IPv6 address:	-
82.1 Mbps		

KUVA 19. Nopeustesti, Windows tehtävienhallinta

5 POHDINTA

Työssä kului huomattavasti aikaa Altiumin Designer ohjelmiston opetteluun. Suunniteltu piirilevy oli ensimmäinen iso projekti, joka ohjelmistolla tehtiin. Laitteen suunnittelu oli hyvä ohjelmiston opettelun kannalta, sen vaatiessa ohjelmiston ominaisuuksien laajan käytön, kuten differentiaalisten parien, impedanssiprofiilin ja pituussäätöjen määrittelyn. MII-signaaleiden impedanssi- ja pituussäätöjen tarpeellisuus todettiin niiden tekemisen jälkeen tarpeettomiksi. Opinnäytetyön aikana tieto siirtolinjoista ja niiden kriittisestä pituudesta selkeni, jolloin suunnittelun laitteen kohdalla vetojen impedanssien suunnittelu ei olisi ollut oleellista. MII vetojen pituussäädön tarpeellisuus nousee esiin yhteyden ääri nopeuksilla toimiessa. Käytännössä suunnitellun laitteen lähettämä mittadata ei tule olemaan lähelläkään yhteyden maksimi siirtonopeutta, jolloin tehdyistä pituussäädöistä ei ole merkittävää hyötyä.

Laitteen käyttöjännitteet voitaisiin tuottaa lineaariregulaattoreiden sijaan hakku-reilla, tai yhdellä nelikanavaisella hakkurilla, esimerkiksi LT8602, joka tuottaa käyttöjännitteet 93 % hyötysuhteella (LT8602 2020). Jännitereguloinnin hyötysuhteella on merkitystä, kun laitetta jatkokehitetään akkukäyttöiseksi, jotta se saadaan sähköisesti kelluvaksi. Laitteen toiminta-aikaa akkukäyttöisenä voidaan parantaa myös mikroprosessorin, PHY-piirin sekä SFP-moduulin asettamisella lepotilaan datapakettien lähetyksen välillä ja pienitehoisen SFP-moduulin valinnalla. Laitteen seuraavassa versiossa olisi realistista suunnitella myös muu piirilevystä uudelleen, ja evaluoida laitteeseen tarvittavat liitännät sekä tuotteen mekaniikka. Varsinkin BGA-koteloiselta mikroprosessorilta lähtevät kytkennät eivät ole tehty johdonmukaisella poistumisreitityksellä (fanout), jolloin MAC-PHY välisen vetojen kanssa oli ongelmia. MII-signaaleiden vetoja voitaisiin lyhentää huomattavasti suunnittelemalla SFP-liitännän ja PHY-piirin paikka piirilevyllä uudelleen.

Opinnäytetyön tuloksena saatiin kuitenkin tarkoituksen mukaisella tavalla toimiva laite, jonka pohjalta voidaan jatkokehittää laitteen seuraavaa versiota ja valokuituyhteyden soveltamista mittadatan siirtoon.

LÄHTEET

IEEE. 2022. IEEE 802.3-2022, IEEE Standard for Ethernet. Viitattu 9.3.2024
Vaatii käyttöoikeuden. <https://ieeexplore.ieee.org/document/9844436>

Microchip Technology Inc. 2010. ENC424J600/624J600 Stand-Alone 10/100 Ethernet Controller with SPI or Parallel Interface. Viitattu 26.4.2024.
<https://ww1.microchip.com/downloads/aemDocuments/documents/OTH/ProductDocuments/DataSheets/39935c.pdf>

Microchip Technology Inc. 2011. PIC18F97J60 64/80/100-Pin, High-Performance, 1-Mbit Flash Microcontrollers with Ethernet. Viitattu 26.4.2024.
<https://ww1.microchip.com/downloads/aemDocuments/documents/OTH/ProductDocuments/DataSheets/39762f.pdf>

Freescale Semiconductor, Inc. 2011. MCF52235 ColdFire Microcontroller Data Sheet. Viitattu 26.4.2024. <https://www.nxp.com/docs/en/data-sheet/MCF52235.pdf>

Espressif. n.d. ESP32-Ethernet-Kit V1.2 Getting Started Guide. Verkkosivu. Viitattu 11.5.2024. <https://docs.espressif.com/projects/esp-idf/en/stable/esp32/hw-reference/esp32/get-started-ethernet-kit.html>

RMII Consortium. 1998. RMII™ Specification.

Siemon. n.d. Cat 8 & 8.2 Cabling System. Verkkosivu. Viitattu 11.5.2024.
<https://www.siemon.com/en/home/solutions/copper/category-8.2>

Bogatin, E. 2009. Signal and Power Integrity – Simplified. Second Edition. Boston: Prentice Hall

Microsemi. 2018. ENT-AN0098 Application Note. Magnetics Guide. Viitattu 11.5.2024. <https://ww1.microchip.com/downloads/en/Appnotes/VPPD-01740.pdf>

Texas Instruments. 2024. DP83869HM High Immunity 10/100/1000 Ethernet Physical Layer Transceiver With Copper and Fiber Interface. Viitattu 11.5.2024.
<https://www.ti.com/lit/ds/symlink/dp83869hm.pdf>

NICT. 2024. World Record 301 Tb/s Transmission in a Standard Commercially Available Optical Fiber. Verkkosivu. Viitattu 11.5.2024.
<https://www.nict.go.jp/en/press/2024/01/29-1.html>

Nestor Cables. 2023. FTTX. Optiset liityntäverkot.

FS. n.d. Verkkosivu. Viitattu 11.5.2024. <https://www.fs.com/c/1-2-4g-modules-57>

SFF Committee. 2001. INF-8074i Specification for SFP (Small Formfactor Pluggable) Transceiver. Viitattu 11.5.2024. <https://www.gigalight.com/downloads/standards/INF-8074i.pdf>

NXP Semiconductors. 2020. LPC546xx. Product data sheet. Viitattu 11.5.2024. <https://www.nxp.com/docs/en/data-sheet/LPC546XX.pdf>

Woodahl, L. 2021. Ethernet PHY PCB Design Layout Checklist. Viitattu 11.5.2024. https://www.ti.com/lit/an/snla387/snla387.pdf?ts=1715435658506&ref_url=https%253A%252F%252Fwww.bing.com%252F

Pfeil, C. 2020. High-Speed Constraint Values and PCB Layout Methods. Second Edition. Viitattu 11.5.2024. <https://pcea.net/wp-content/uploads/2022/04/High-Speed-Constraint-Values-v2-Pfeil.pdf>

Mittal, A. 2018. How To Pcb. Transmission Lines. E-kirja. Vaatii käyttöoikeuden. Viitattu 11.5.2024. <https://www.protoexpress.com/pcb-design-guides/pcb-transmission-lines/>

Peterson, Z. 2019. Why is There a Transmission Line Critical Length? Altium. Verkkosivu. <https://resources.altium.com/p/why-there-transmission-line-critical-length>

Texas Instruments. 2023. High-Speed Interface Layout Guidelines. Viitattu 11.5.2024. <https://www.ti.com/lit/an/spraar7j/spraar7j.pdf?ts=1715404263587>

die.net. n.d. ping(8) - Linux man page. Verkkosivu. Viitattu 11.5.2024. <https://linux.die.net/man/8/ping>

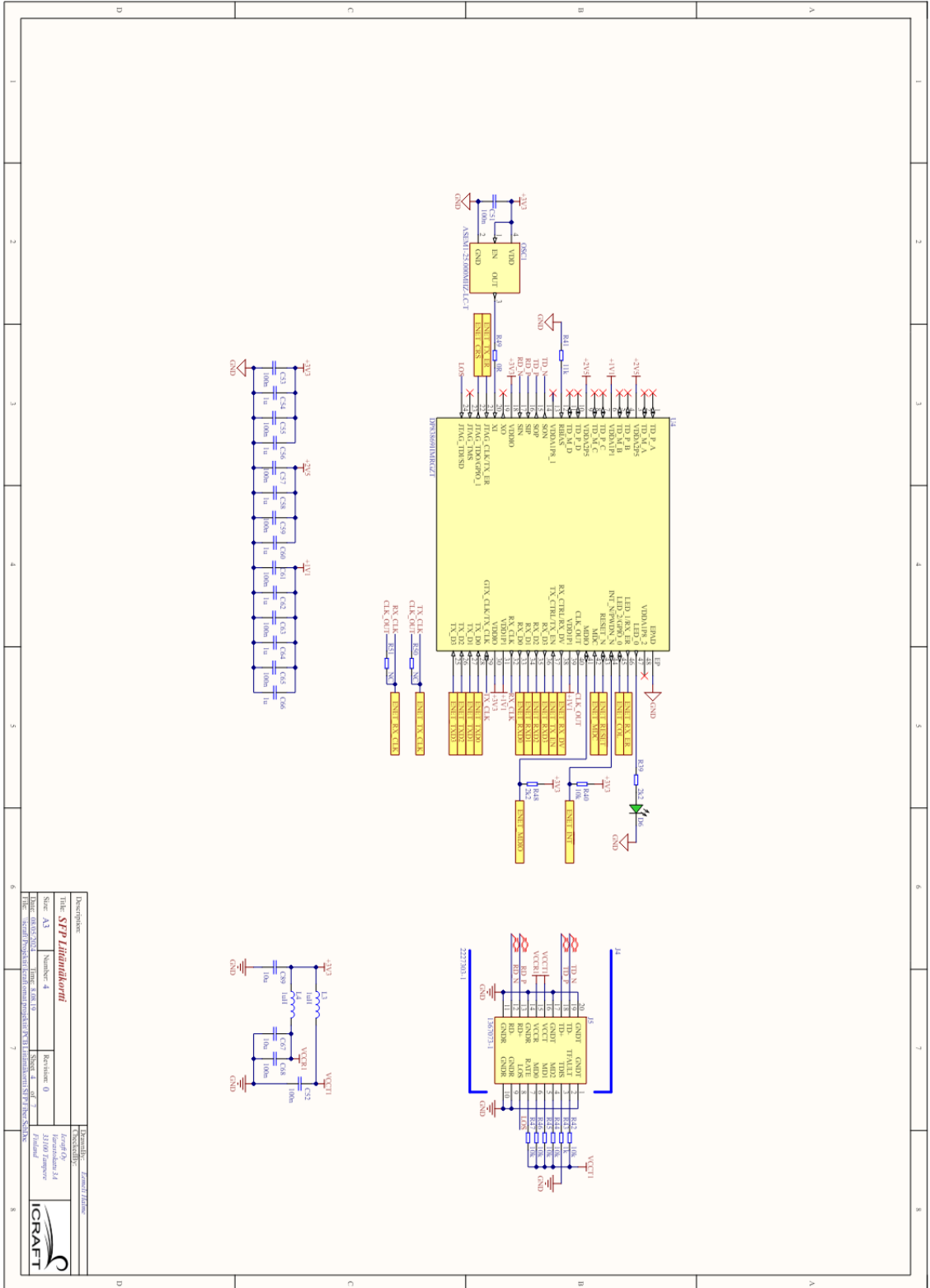
iPerf. n.d. iPerf - The ultimate speed test tool for TCP, UDP and SCTP. Verkkosivu. Viitattu 11.5.2024. <https://iperf.fr/>

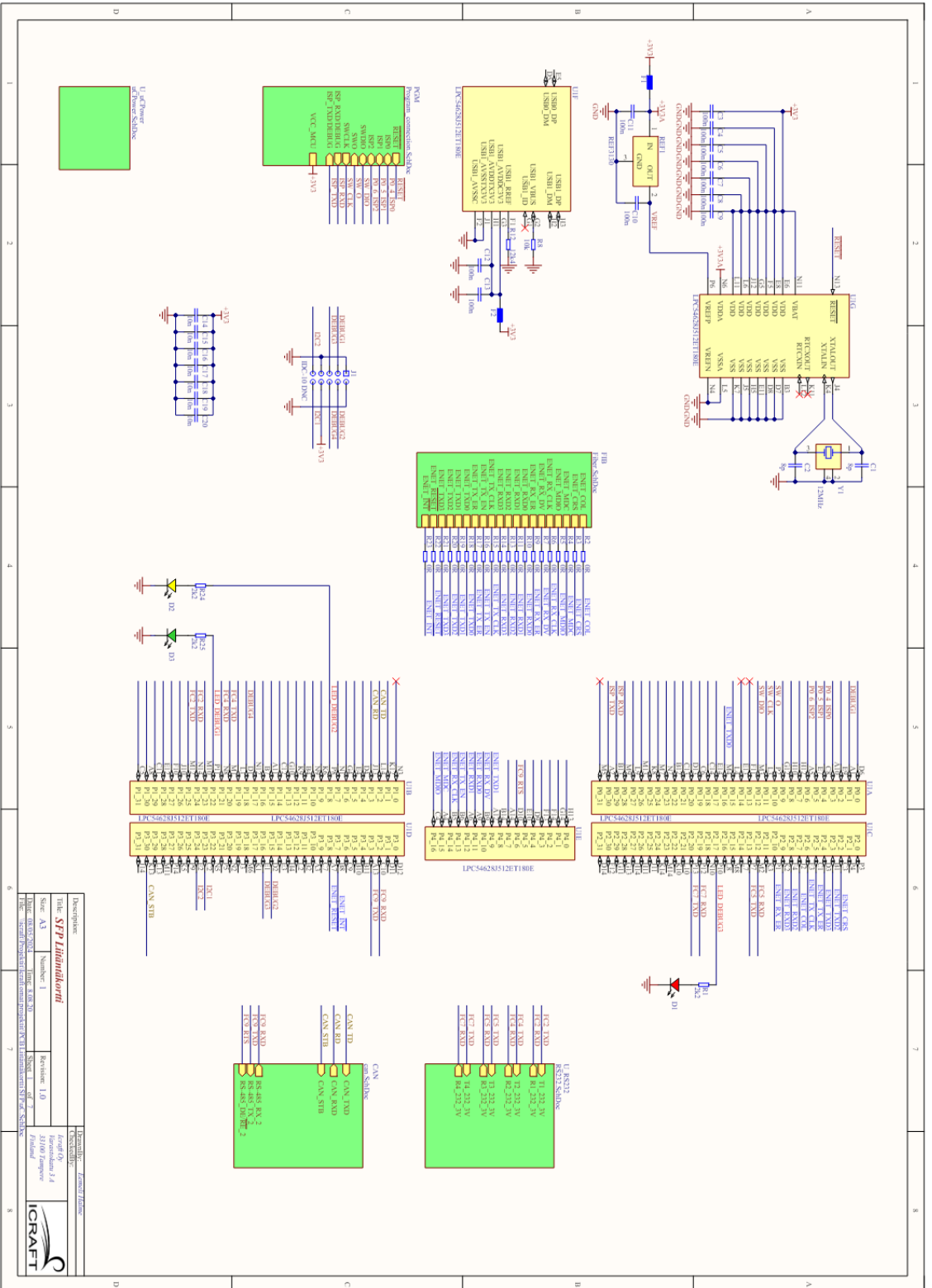
Analog Devices. 2020. 42V Quad Monolithic Synchronous Step-Down Regulator. Viitattu 11.5.2024. <https://www.analog.com/media/en/technical-documentation/data-sheets/lt8602.pdf>

LIITTEET

Liite 1. Kytkennät

1 (3)





DESCRIPTION: **SFP-11000kern1**

Size: A3 Number: 1 Revision: 1.0

Date: 08/03/2012 Time: 1:08:30 Sheet: 1 of 1

Author: [Name] Designer: [Name] Checker: [Name]

Project: [Name] Path: [Name]

Company: **ICRAFT**

Liite 3. Piirilevyn kerrokset

