

PC:n VÄYLÄT JA LIITÄNTÄPIIRIT

LAHDEN AMMATTIKORKEAKOULU

Tietotekniikan koulutusohjelma

Tietotekone-elektroniikan suuntautumisvaihtoehto

Opinnäytetyö

1.9.2006

Markus Nironen

Lahden ammattikorkeakoulu
Tietotekniikan koulutusohjelma

NIRONEN, MARKUS: PC:n väylät ja liitäntäpiirit

Tietokone-elektroniikan opinnäytetyö, 39 sivua, 9 liitesivua
Syksy 2006

TIIVISTELMÄ

Tässä insinöörityössä tarkastellaan teoriassa tämän päivän vaatimusten mukaista PC-kokoonpanoa ja sen sisältämiä piirejä ja väyliä, sekä analysoidaan myös niiden toimintaperiaatteita ja merkityksiä osana koko mikron kokonaisuutta. Tavoitteena on tutkia erään esimerkkimolevyn toimintaa ja ymmärtää sen toimintaperiaatteita syvällisemmin.

Työssä on käyty läpi kaikki tietokoneen merkittävimmät piirit ja väylät. Ensin on hankittu pohjatiedot kaikkiin läpikäytyihin piireihin ja väyliin suurimmaksi osaksi internetistä ja alan kirjallisuudesta. Sen jälkeen perehdytään syvällisemmin niiden toimintaan sekä ominaisuuksiin. Näiden tietojen perusteella analysoitiin työssä esimerkkinä käytetyn laitteiston toimivuutta ja arvioitiin sen hyviä ja huonoja puolia. Tarkastelussa ollut emolevy oli Intelin D915PSY-emolevykortti ja prosessorina on käytetty Intelin Pentium 4 EE –suoritinta.

Tämän insinöörityössä on saatu tarkasteltua halutulla tavalla PC:n liitäntäpiirien ja väylien toimintaa ja selvitettyä niiden toimintaperiaatteita. Työn perusteella voidaan päätellä, että kyseinen PC-laitteisto on hyvin suorituskykyinen tämän päivän vaatimustasoon nähden.

Lahti University of Applied Sciences

Faculty of Technology

NIRONEN, MARKUS: Buses and interface circuits in a PC

Bachelor's thesis in computer electronics, 39 pages, 9 appendices

Autumn 2006

ABSTRACT

This Bachelor's thesis deals with the buses and interface circuits of a PC configuration that meets today's requirements and its buses and circuits. It also analyzes the functional principles of the buses and interface circuits, as well as their significance as part of the computer configuration. The practical objective was to study the functionality of an example motherboard and to gain a deeper knowledge of its functional principles.

All the most significant buses and circuits of a computer were studied. Firstly background information was gathered on all the buses and circuits, mainly from the internet and literature of this field. After that their functionalities and properties were examined further. Based on this information, the functionality of the configuration that was used as an example in this thesis was analyzed and the advantages and disadvantages were evaluated. The motherboard that was under examination was Intel's D915PSY- motherboard card and the processor examined was Intel Pentium 4 EE.

Based on the thesis it can be concluded that this PC configuration is very efficient in comparison to the requirement level.

Keywords: configuration, functional principles, functionality

SISÄLLYS

1 JOHDANTO	1
2 PC:n LIITÄNTÄPIIRIT	2
2.1 Prosessori.....	2
2.1.1 Käskyt.....	3
2.1.2 Toiminta.....	3
2.2 Muisti.....	7
2.2.1 Toiminta.....	7
2.3 Piirisarja.....	10
2.3.1 Järjestelmänohjainpiiri.....	11
2.3.2 Oheislaitteohjainpiiri	13
2.3.3 Firmware Flash BIOS	14
2.4 ALC860 Äänipiiri.....	17
2.4.1 Toiminta.....	17
3 PC:n VÄYLÄT	19
3.1 Paikalliset väylät.....	19
3.1.1 Järjestelmäväylä.....	19
3.1.2 Muistiväylä	20
3.1.3 DMI-väylä	21
3.1.4 DMA väylä	22
3.1.5 LPC väylä.....	24
3.2 Ulkoiset väylät.....	26
3.2.1 AGP	26
3.2.2 USB	27
3.2.3 PCI.....	30
3.2.4 PCI Express	32
3.2.5 IDE väylä.....	34
3.2.6 Serial ATA.....	35
4 YHTEENVETO.....	37
LÄHTEET	39

LIITE 1	40
LIITE 2	42
LIITE 3	43
LIITE 4	44
LIITE 5	45
LIITE 6	46
LIITE 7	47
LIITE 8	47
LIITE 9	48

1 JOHDANTO

Tämän insinööriyössä perehdytään nykypc:n rakenteeseen. Lähtökohtana on keskittyä tietokoneen emolevyyn ja sen väyliin sekä piireihin. Työssä on tarkoitus mennä pintaa syvemmillä pc:n toimintaan sekä ymmärtää sen toimintaperiaatteita. Sen lisäksi analysoidaan emolevyiltä löytyvien piirien ja väylien merkitystä osana koko tietokoneen toimintaa.

Varsinaisesti työssä tarkastellaan Intelin D915P-emolevylle koottua kokoonpanoa ja siihen liittyen samalla analysoidaan kyseisen laitteiston hyviä ja huonoja puolia. Työssä verrataan myös, tässä tapauksessa suurimmaksi osaksi Intelin valmistamien, osien suorituskykyä ja toimivuutta verrattaen muiden valmistajien tarjoamiin vaihtoehtoihin ratkaisuihin. Sen lisäksi luodaan katsaus vielä PC:iden tulevaisuudennäkymiin.

2 PC:n LIITÄNTÄPIIRIT

2.1 Prosessori

Prosessori eli suoritin (CPU, Central Processing Unit) on tietokoneen keskeisin komponentti. Vanhoissa laitteissa prosessori on rakennettu monesta erillisestä mikropiiristä ja transistorista, mutta nykyajan suorittimet ovat piisiruja, jotka koteloidaan muoviseen tai keraamiseen koteloon. Kotelon ulkopuolelle tuodaan vain pinnit, joilla prosessori liitetään tietokoneeseen. Suorittimen korostaminen mikron keskeisimpänä osana on perusteltua. Prosessori on tietokoneen aivot, joiden sisällä suurin osa ohjelmien toiminnoista suoritetaan. (Flyktman 2001, 382.)

Prosessorin on kyettävä suoriutumaan mahdollisimman nopeasti tehtävistä, joita ohjelmat sille syöttävät. Suoritinta ei voida optimoida näytönohjainpiiriin tavoin vain yhtä tarkoitusta silmälläpitäen, mikä vaikeuttaa nopean suorittimen rakentamista.

Prosessoreiden yhteydessä puhutaan yleensä usein taajuudesta (GHz), jolla prosessoria kellotetaan tai vaikkapa sekunnissa suoritettujen käskyjen lukumäärästä (MIPS ja MFLOPS). Tällaiset mittarit antavat yleensä hyvin yksipuolisen kuvan todellisuudesta, ja toimivat luotettavasti vain silloin, kun kahta täysin samanlaista ohjelmaa verrataan täysin samanlaisessa arkkitehtuurissa. Tällaisten teknisten mittareiden lisäksi prosessorin on suoritettava jokin tehtävä, joten vertailukriteereihin on otettava mukaan se, mitä yhdellä käskyllä saadaan aikaiseksi. Tässä suhteessa toista ääripäätä edustavat RISC-prosessorit (Reduced Instruction Set Computer), jotka käyttävät mahdollisimman yksinkertaisia käskyjä, jotta käskykohtainen suoritusnopeus voidaan maksimoida. Toista päätä edustavat CISC-prosessorit (Complex Instruction Set Computer), joiden käskyt ovat erittäin monipuolisia. Jos CISC-suorittimet suorittavat käskyn keskimäärin kahdella kellojaksolla, niin RISC-suorittimet taas suorittavat keskimäärin yhden käskyn jokaisella kellojaksolla, mutta

ne vaativat yleensä vastaavanlaisen tehtävän suorittamiseksi neljä käskyä. (Granlund 2004, 139.)

2.1.1 Käskyt

Prosessori käsittelee käskyjä, jotka muodostuvat operaatiokoodista ja operandeista. Operaatiokoodi kertoo, mitä pitää tehdä, ja operandit, mihin käskyn toimenpide kohdistetaan. Käskyjä on useita eri tyyppisiä, mutta eri prosessorien peruskäskyt ovat likipitään samanlaisia. (Granlund 2004, 139.)

Käskyn operandit kertovat, mistä tietoa otetaan ja mihin se sijoitetaan. Operandit voivat olla rekistereitä, vakioita tai muistiosoitteita. Joissakin prosessoreissa voidaan tietoa käsitellä suoraan muistipaikasta toiseen. Rekisteri on prosessorin sisällä oleva muistipaikka (työalue), johon voidaan tallentaa tietoa, ja rekisterin etuna on sen käsittelyn nopeus. Rekisterien määrä on rajoitettu. Niitä voidaan myös käyttää osoittamaan jotain paikkaa muistissa. Tällöin rekisteri sisältää sen muistipaikan osoitteen, josta operandi haetaan. Jos operandina on vakio, sitä voidaan käsitellä joko muistiosoitteena tai suorana vakiona. Yleensä käskyt sisältävät kaksi operandia, lähde- ja kohdetiedon. Esimerkiksi käsky ADD R1,1 tarkoittaa, että rekisteriin R1 lisätään 1. (Granlund 2004, 140.)

2.1.2 Toiminta

Tässä tapauksessa tarkastellaan Intelin D915PSY-emolevyn LGA775 suoritinkantaan yhteensopivaa Intel Pentium 4 -prosessoria. Kyseinen prosessori tukee 3.20 – 3.46 GHz kellotaajuuksia. Suoritin tukee Intelin monisäikeistysteknologiaa (Hyper-Threading technology). Lisäksi sillä on 512 KB L2-välimuisti ja 2MB L3-välimuisti. Suorittimen FSB väylä (Front Side Bus), jolla se on yhdistetty järjestelmän

ohjainpiiriin (MCH), ja se toimii 800 MHz:n taajuudella. Prosessori perustuu Intelin NetBurst-arkkitehtuuriin.

NetBurst-arkkitehtuuri on suunniteltu korkeita kellotaajuuksia varten. Kellotajuuden kasvattaminen käy helpoimmin liukuhinnaa pidentämällä, ja NetBurst-suorittimen kriittinen hihna on peräti 20-vaiheinen. Toimiva haarautumisennustaminen (Hyper-Threading Technology) on elintärkeä ominaisuus pitkän hihnansa takia vääristä ennustuksista suuresti kärsivälle P4:lle. P4:n liukuhinnan ensimmäiset vaiheet vastaavat suoritettavien, monimutkaisten x86-konekäskyjen muuntamisesta liukuhinhoitukseen paremmin sopiviksi mikro-operaatioiksi. Muunnos on aikaa vievä tehtävä, ja sitä kannattaa intelin mukaan välttää, jos vain mahdollista. NetBurst-suorittimien L1-käskyvälimuistiin tallentuukin x86-konekäskyjen sijaan mikro-operaatioita. Muunnos voidaan jättää väliin, jos mikro-operaatio löytyy valmiiksi välimuistista. Peräkkäin aiemmin suoritettavat mikro-operaatiot jäsentyvät käskyvälimuistissa yhtenäiseksi kuluksi (execution trace), jotka voivat sisältää ehdollisia haarautumisia, joiden tuloksen välimuisti arvaa ohjelman aiemman käyttäytymisen perusteella. (Intel 2005c, 11.)

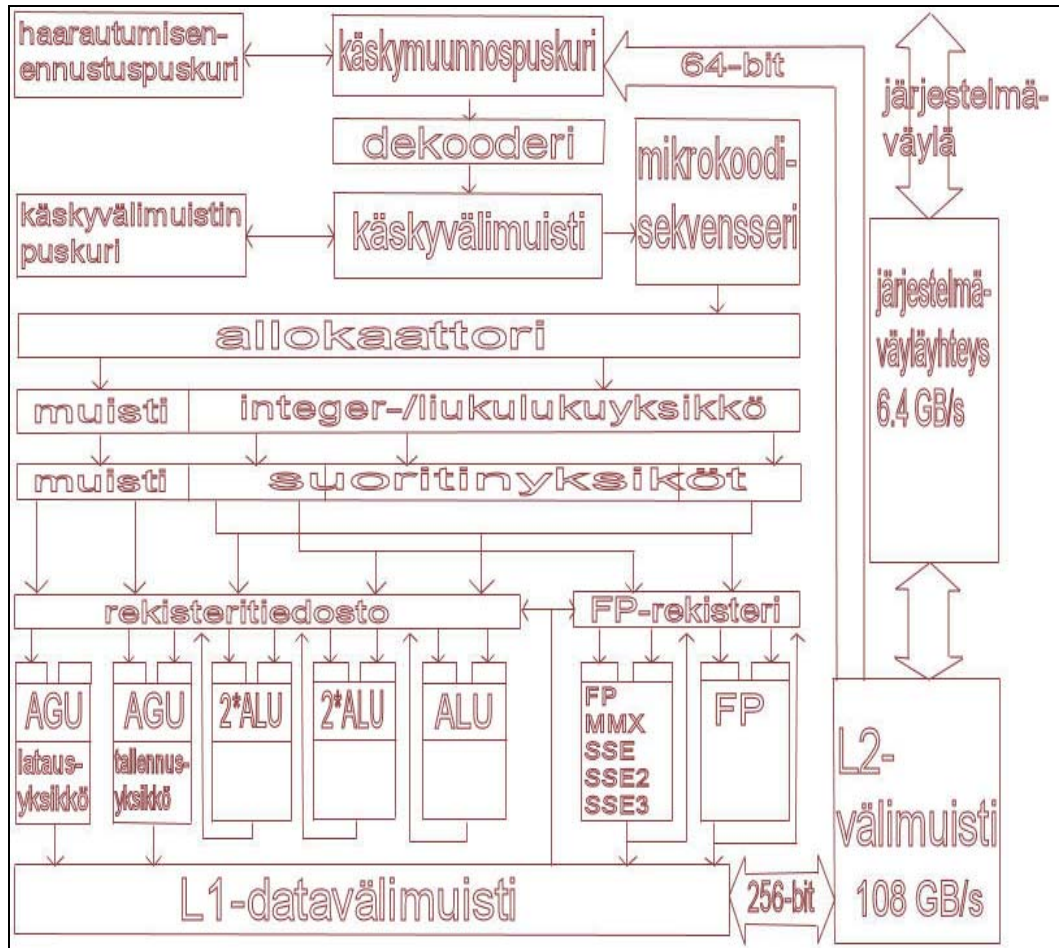
P4:n käskyvälimuistissa on tilaa 12 000 operaatiolle, mikä vastaa 8-16 kilotavun tavanomaista, x86-käskyjä säilöväää välimuistia. Kooltaan käskyvälimuisti on pieni verrattaen esimerkiksi AMD:n Athlon prosessoreihin, mutta se toimii erittäin nopeasti. NetBurst-suorittimien dekoderyksikkö pystyy parhaimmillaan muuntamaan yhden x86-käskyn kellojaksossa 1-3 mikro-operaatioksi.

Muunnetut mikro-operaatiot päätyvät tarvittavat rekisterit varaavan allokaattorin kautta viiden skeduloijan jonoihin odottamaan suoritusyksiköiden vapautumista sekä datariippuvuuksien selviämistä. Allokaatiovaiheessa operaatioiden sisältämille x86-rekisteriviittauksille annetaan uudet nimet, jotta kahdeksan x86-konekielen tunteman yleiskäyttöisen rekisterin sijasta käyttöön saadaan 128 rekisteriä. Lopputuloksena rakenteellisia riippuvuuksia saadaan häviämään. Skedulointijonoihin päätyneet mikro-operaatiot pyritään suorittamaan heti, kun niiden operandien arvot ovat

tiedossa. Operaatioiden suoritusjärjestys voi skeduloinnin yhteydessä muuttua. (Intel 2005c, 11-12.)

NetBurst-suorittimet sisältävät kolme kokonaislukuyksikköä, joista kaksi pystyy kaksi operaatiota yhdellä kellopulssilla. Muistiviittauksia käsitteleviä lataustallennusyksiköitä on kaksi. Täysiverisiä liukulukuyksiköitä on yksi ja sitä täydentää liukulukuja rekisteristä toiseen ja keskusmuitiin siirtelevä yksikkö. Liukulukuyksikkö vastaa myös MMX- (MultiMedia eXtensions) ja SSE (Streaming SIMD Extensions) -operaatioiden suorittamisesta. 128 bittiä pitkissä rekistereissä käsiteltävissä MMX- ja SSE-operaatioissa sama laskutoimitus sovelletaan useampaan data-alkioon kerrallaan. Näin kellosyklin aikana saadaan laskettua useita operaatioita. MMX-operaatiot käsittelevät kokonaislukuja ja SSE-operaatiot myös liukulukuja. (Intel 2005c, 12.)

SSE-operaatioiden joutuiseen suorittamiseen on kiinnitetty NetBurst-suorittimissa paljon huomiota. SSE-käskyjen käyttäminen on välttämätöntä, jos Pentium 4:stä halutaan saada ulos Athlonien vertaista liukulaskentatehoa. Parhaimmillaan suoritusyksiköt pystyvät aloittamaan kuuden mikro-operaation suorituksen yhdellä kellopulssilla. Pitkää aikaa tällaista tahtia ei kuitenkaan pystytä pitämään yllä, sillä kolme mikro-operaatiota pulssilla tuottava dekooderi ei pysy vauhdissa mukana. Valmiit mikro-operaatiot kommitoidaan alkuperäisessä järjestyksessä, enintään kolme yhtä kellopulssia kohden. Kun operaatioiden tulokset saadaan, ne välitetään suoraan skeduloijalle niitä odottavalle operaatiolle sekä kirjataan L1-datavälimuistiin. Pentium 4E:ssä L1- ja L2-datavälimuistin koko on tuplattu, mutta samalla kuitenkin muistien latenssiajat ovat kasvaneet. Tätä ratkaisua perustellaan sillä, että käytettäessä Pentiumien hypersäikeistystä kaksi samaan aikaan suoritettavaa prosessia kilpailevat välimuistitilasta.



Kuvio 2.1 Pentium 4E:n arkkitehtuuria kuvaava vuokaavio

Verrattaessa vastaavan luokan 64 kilotavun L1-datavälimuistin sisältävään AMD Athlon-prosessoriin Pentium 4:n L1-datavälimuisti on pieni. Tätä kompensoidaan muistin pienemmällä latenssiajalla. Riippuu sovelluksesta, kumpi ratkaisu on parempi. Muistijärjestelmän nopeus on muutenkin Pentiumien vahvuus. Pentiumien L2-välimuistin siirtokapasiteetti on Athlonia suurempi. Vasta Athlon 64 FX:t pärjäävät Pentiumien 6,4 gigatavua sekunnissa siirtävälle keskusmuistiyhteydelle.

2.2 Muisti

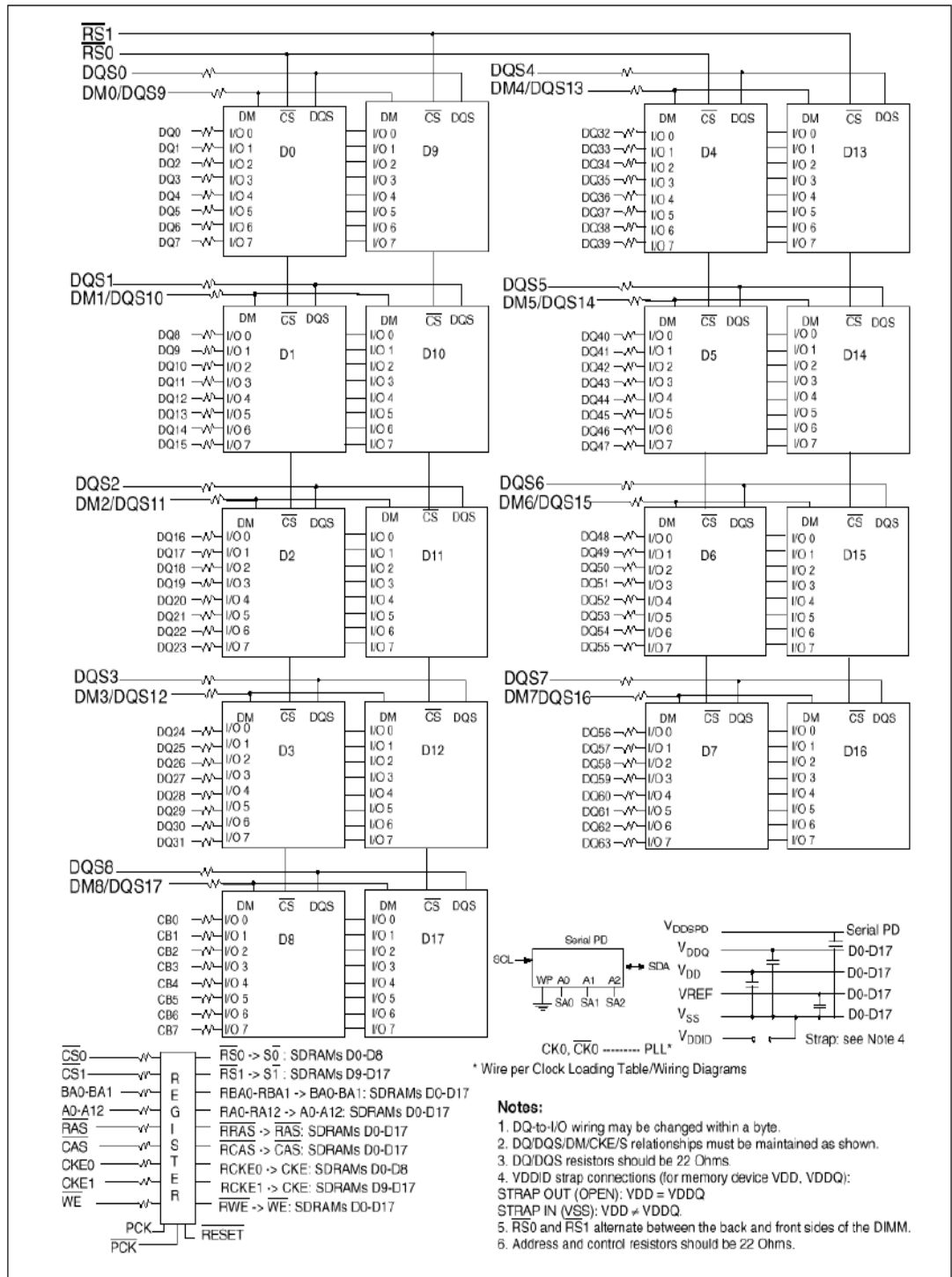
Tietokoneen keskusmuistin tehtävänä on tallettaa ohjelmakoodi ja data siten, että se on nopeasti noudetavissa prosessoriin. Keskusmuistin ei siis tarvitse varsinaisesti muistaa mitään, vaan sen tulee ainoastaan säilyttää dataa ja ohjelmia yhden ohjelman suorituksen ajan. Kun ohjelman suoritus päättyy, muistissa oleva tieto häviää (unohdetaan) sen tehtävän osalta, ja sama muisti otetaan jonkin toisen tehtävän käyttöön. Keskusmuistin toimintaa nopeutetaan tallentamalla sen useimmin käytetyt osat keskusyksikön yhteyteen sijoitettuun välimuistiin. Välimuistina käytetään SRAM-tyyppistä puolijohdemuistia. Tietokoneen muistin kapasiteetti mitataan bitteinä tai 8 bitin tavuina. Muistipiirien kapasiteetti ilmoitetaan yleensä megabitteinä, keskusmuistin kapasiteetti megatavuina. (Granlund 2004, 115.)

2.2.1 Toiminta

D915PSY-emolevyn DIMM-muistikannat (Dual In-line Memory Module) tukevat DDR/DDR2 SDRAM –muistia (Double Data Rate Synchronous Dynamic Random Access Memory). DDR SDRAM –muisti on luku- ja kirjoitusmuistin tyyppi, jossa jokainen bitti tallennetaan erilliseen kondensaattoriin. Kondensaattorin eteen asetetaan transistori, joka avataan, kun halutaan tutkia tai muuttaa muistipaikan sisältöä. Koska kondensaattorin varaus ajan myötä häviää, muisti vaatii säännöllistä virkistämistä, joka tapahtuu kirjoittamalla kaikki 1-bitit säännöllisesti uudestaan. DDR SDRAM nimensä mukaisesti kaksinkertaistaa siirrettävän tiedon määrän verrattaessa SDRAM muistiin, koska se käyttää kellopulssin nousevaa ja laskevaa reuna tiedonsiirtoon. (Granlund 2004, 122.) Se on myös synkronoitu systeemin kelloaajuuden kanssa, mikä mahdollistaa suurempia nopeuksia kuin tavallisilla DRAM-pohjaisilla piireillä on mahdollista. DDR-muistin käyttämä 2.5V:n jännite johtaa muistipiirin kuluttaman tehon pienenemiseen SDRAM-muistiin verrattuna.

Tässä emolevyssä DDR SDRAM muisti toimii 400/333 MHz nopeudella ja DDR2 muisti käyttää 1.8V jännitettä ja toimii 400/533 MHz:n nopeudella.

Intelin 82915P MCH järjestelmän ohjainpiiri tukee kahta muistijärjestelmätyyppiä. Toinen on kaksikanavainen (Dual channel) moodi, joka sopii hyvin korkeamman suoritustehon sovelluksiin. Tämä edellyttää, että molemmissa muistikanalissa on sama määrä muistia. Toinen vaihtoehto on yksikanavainen (Single channel) moodi, jonka suoritusteho on samanarvoinen sen kaistanleveyteen nähden. Tämä moodi on käytössä siinä tapauksessa, jos vain yksi muistikampa on asennettuna tai kahden muistikamman kapasiteetti ei ole yhtä suuri. (Intel 2004a, 22.)



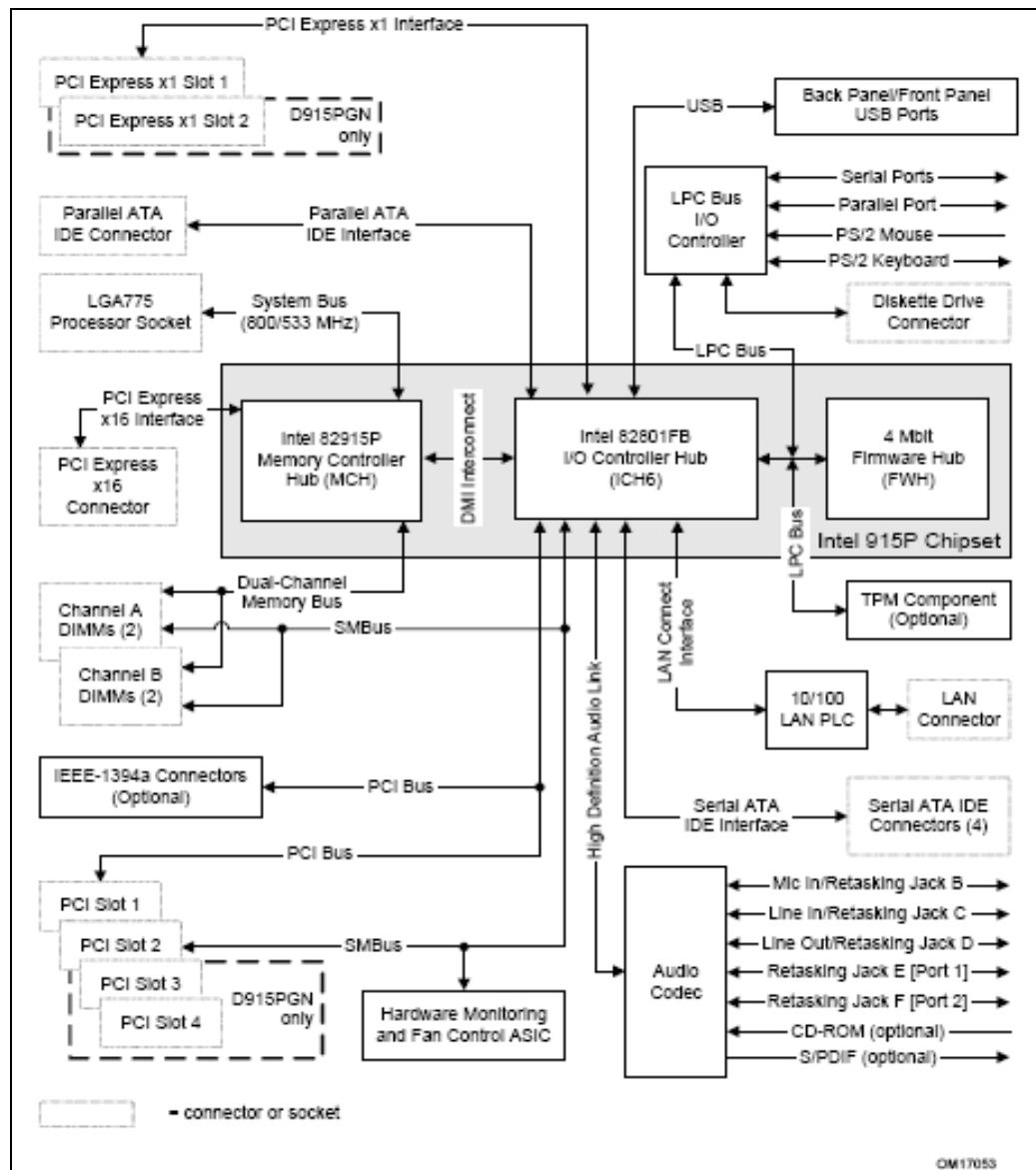
Kuvio 2.2 DDR SDRAM DIMM muistikamman piirikaavio (Pericom, Design Guide Lines for Registered DDR DIMM Module data sheet)

Kuvassa oleva DIMM muisti sisältää 2 kahdeksasta SDRAM:sta koostuvaa muistipankkia. Sen lisäksi ddr moduuli tarvitsee kaksi 14 bittistä rekisteriä muistien yhteyteen, jotka välittävät osoite- ja kontrollitiedot muistipiireille. Haluttaessa synkronoida jokaisen yksittäisen muistipiirin signaalit, tavitaan vielä kellopuskuri emolevylle. Näin saadaan nopeutettua osoitetietojen siirtonopeutta ja minimoitua signaalien viiveitä. DDR SDRAM DIMM moduulissa on 184 pinniä ja se käyttää 2.5 voltin jännitettä. Tämän muistityypin muistipiirit ovat 64 bittisiä. 400MHz:n väylässä toimivan muistin tyyppinimi on PC3200. 800 MHz:n suoritinväylällä toimiva Pentium 4EE prosessori siirtää dataa 6.4 gigatavua sekunnissa muistille. (Intel 2005b, 27.)

400 megahertsin ddr-muisti kykenee siirtämään 3.2 gigatavua sekunnissa, joten kaksikanavaisella muistiohjaimella varustettu emolevy pystyy ddr1-muisteilla tyydyttämään prosessorin nopeusvaateet. Ddr2-muisteista vasta 800 megahertsin nopeudella toimiva pc2 6400 kykenee samaan. Nopeimmat nykypäivän ddr2-muistit liikuttavat dataa maksimissaan 750 megahertsin nopeudella, mutta nykyiset emolevyt tukevat vain 533 megahertsin muistiväylää. Joten kaksikanavaiset ddr1-muistit täyttävät vielä mainiosti tämän päivän muistivaatimukset.

2.3 Piirisarja

Jokaisessa emolevyssä on nykyään oma piirisarjansa, johon kuuluu yleensä kaksi tai kolme piiriä. Jokaisella niistä on omat tehtävänsä emolevyn tietoliikenteen hoitamisessa. Piirisarjat huolehtivat muun muassa tiedonsiirrosta prosessorin, muistin, välimuistin, liitäntöjen ja väylien välillä. Samoin ne ylläpitävät keskeytysten ja DMA-kanavien toimintaa. Tärkeimmät piirisarjojen valmistajat ovat Intel, AMD ja Via.

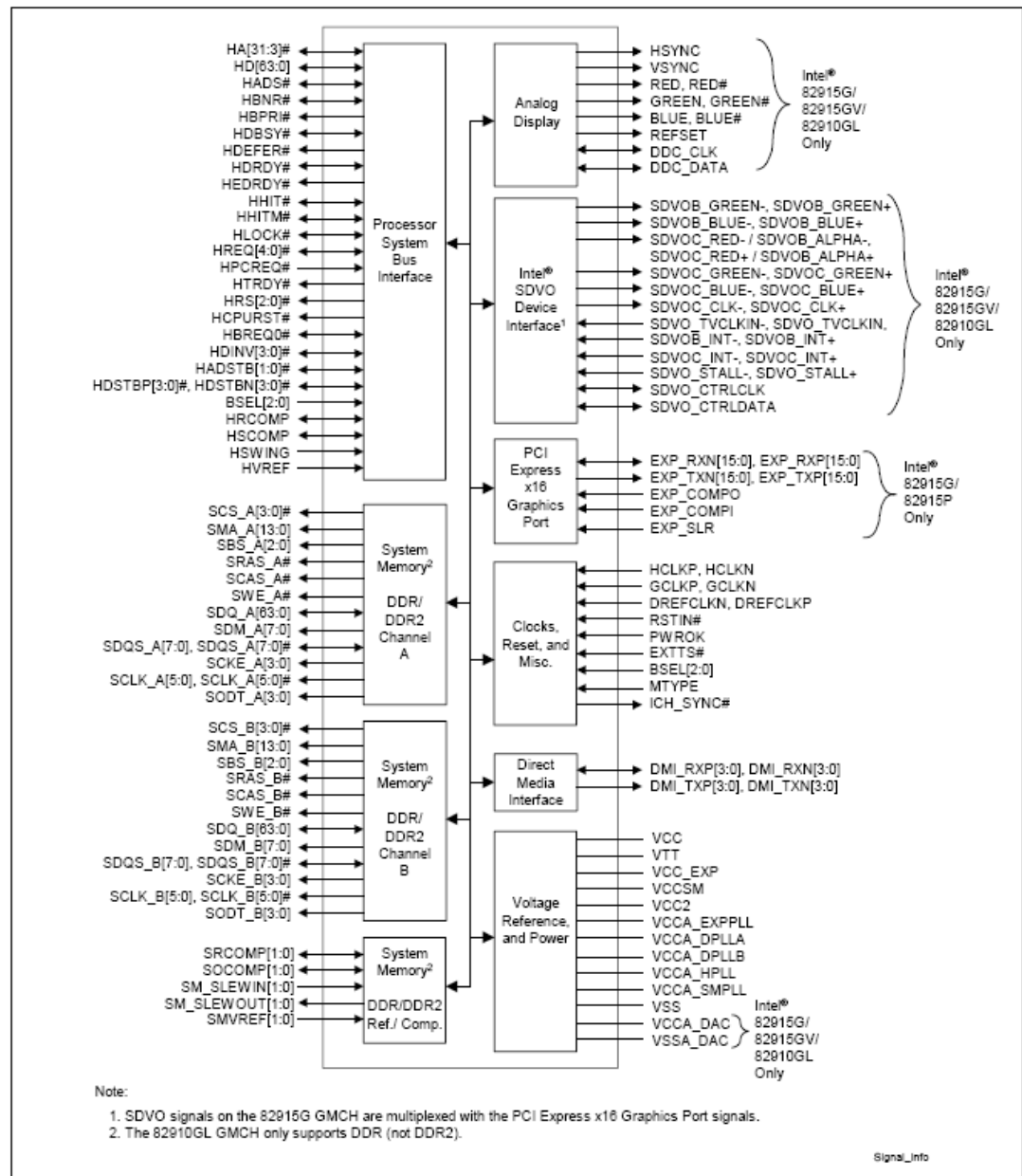


Kuvio 2.3 Lohkokaavio D915PSY-emolevyn toiminnalliset pääalueet (Intel, D915PSY Data Sheet)

2.3.1 Järjestelmänohjainpiiri

Tässä tapauksessa tarkastelemme Intelin 915P-piirisarjaa, johon sisältyy Intelin järjestelmänohjaimena toimiva 82915P MCH-piiri (Memory ControllerHub), joka

toimii järjestelmän pohjoissiltana (North Bridge). Se jakaa prosessorin järjestelmäväylän data- ja osoiteliikenteen muisteille, PCI express-väylälle ja DMI väylälle. (Intel 2005b, 26.)



Kuvio 2.4 Intelin ICH6:n liitantisignaalien lohkokaavio (Intel, 915P Chipset Data Sheet)

Muistipiireille on omat 64 bittiset väylät siksi, ettei niiden tarvitsisi kilpailla väylän kapasiteetista muiden oheislaitteiden kanssa ja myös sen takia, että DDR SDRAM-muistin (Double Data Rate) vaatima virkistys ei pääse häiritsemään muuta dataliikennettä. MCH-piiri tukee yhtä tai kahta DDR/DDR2 muistikanavaa. (Intel 2005b, 27.) PCI express-väylän erottamista omaksi väyläksi tässä kohdassa perustellaan nykyaikaisen näytönohjaimen vaatimalla kapasiteetilla.

2.3.2 Oheislaitteohjainpiiri

Intelin oheislaitteohjainpiiri 82801FB ICH6 (I/O Controller Hub), jota kutsutaan järjestelmän eteläsillaksi (South Bridge), liittyy 82915P MCH-piiriin DMI väylän (Direct Media Interconnect) avulla. Tämä on kaksisuuntainen väylä, joka takaa 2.0 GB/s kaistanleveyden datansiirtoon. (Intel 2005a, 46.) Piirillä on seuraavat toiminnot:

Audiolohko huolehtii digitaalisen datan ja analogisen signaalin edellyttämistä muunnoksista (äänikortti). ICH6:n väyläohjain mahdollistaa neljälle (x1) PCI express-portille 5 Gb/s samanaikaisen kaistanleveyden (2.5 Gb/s suuntaansa).

Serial ATA (SATA)-ohjain tukee 4 laitetta ja mahdollistaa liitännän SATA-kovalevyihin sekä optisiin tallennuslaitteisiin. Jokaisella neljästä SATA-väylästä on mahdollista suorittaa tiedonsiirtoja 1.5 Gb/s (150MB/s):n nopeudella.

IDE väylän ohjain mahdollistaa kahden IDE (Integrated Device Interface)-laitteen liittämisen, joko IDE-kovalevylle tai ATAPI(AT Attachment with Packet Interface)-laitteelle. Väylä tukee Ultra ATA100/66/33 nopeuksia.

LPC1.1(Low Pin Count)-väylä, joka on intel-yhtiön kehittämä suositus emolevyn paikallisväyläksi. Väylä on ohjelmallisesti yhteensopiva ISA-väylän kanssa. Tähän väylään liitetään BIOS-muisti ja LPC super-I/O -ohjauspiiri, joka hoitaa hitaat peruslaitteet, kuten näppäimistön, hiiren, levykeaseman ja portit.

ICH6 sisältää USB 2.0 –suosituksen mukaisen liitännän kahdeksalle USB-laitteelle. Tämän 8 portin kapasiteetin saavuttamiseksi ICH6 sisältää EHCI(Enhanced Host Controller Interface)-ohjaimen ja neljä UHCI(Universal Host Controller Interface)-ohjainta. EHCI-ohjain takaa 480 Mb/s tiedonsiirtonopeuden kaikille kahdeksalle USB-portille. ICH6:n integroitu Ethernet-ohjain (10/100Mb/s) huolehtii lähiverkon edellyttämästä tiedonsiirrosta.

32-bittinen PCI 2.3 väyläohjain, joka toimii 33 MHz taajuudella, mahdollista korttipaikan jopa kuudelle PCI-laitteelle. ICH6 sisältää myös järjestelmäväylän SMBus 2.0(System Management Bus), jotta prosessori voisi halutessaan sen avulla saada yhteyden väylällä oleviin oheislaitteisiin.

ICH6 sisältää RTC (Real Time Clock) kellon, jossa on 256 tavua paristo varmennettua RAM-muistia. Sillä on kaksi päätoimintoa: päiväyksen ja ajan ylläpito, sekä järjestelmädatan varastointi silloinkin, kun järjestelmästä on virrat katkaistu. Sisältää FWH rajapinnan (Firmware Hub).

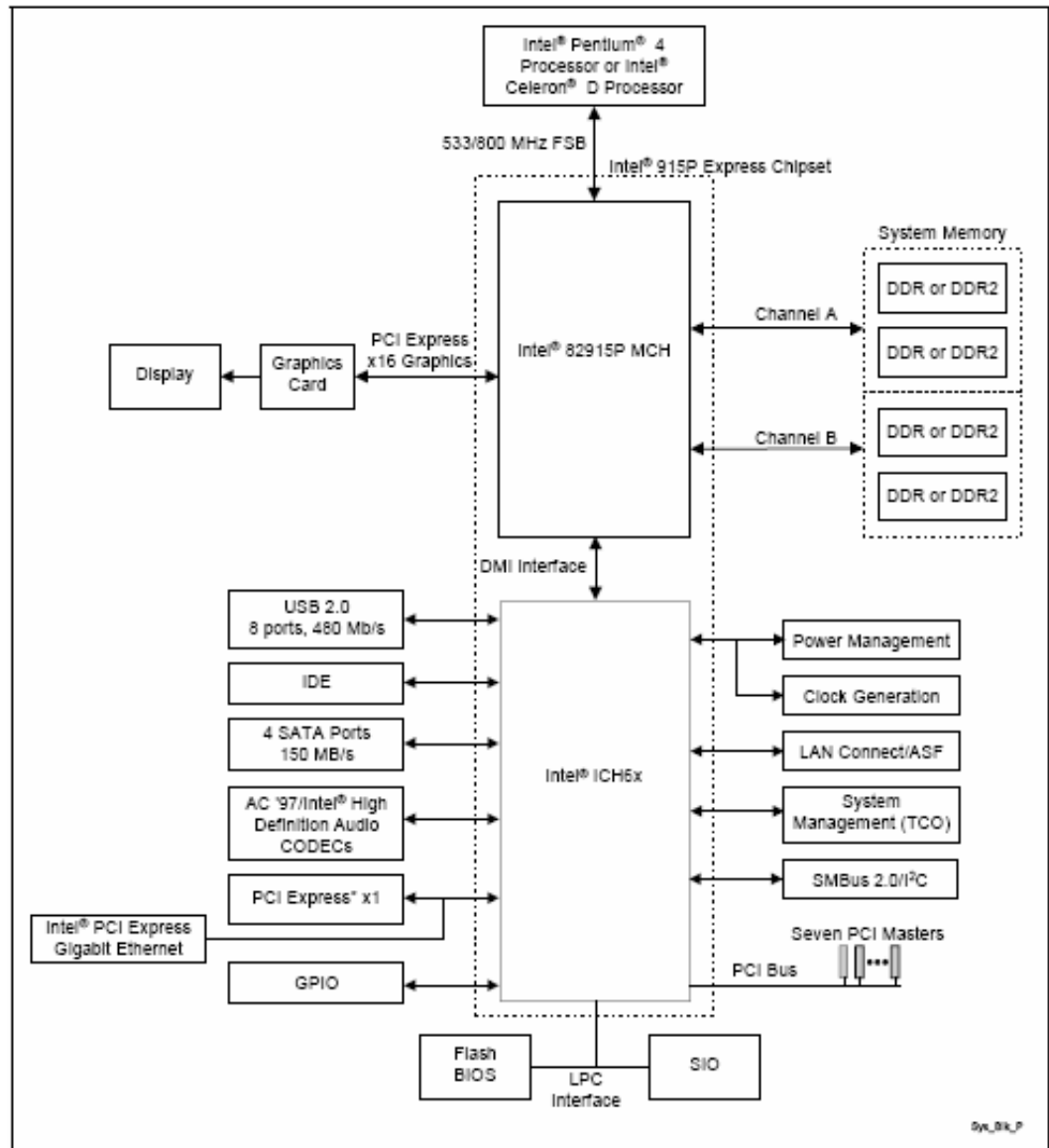
Intelin 915P-piirisarja on todella laadukas yleisesti ottaen. Systeeminohjainpiiri MCH ja oheilaiteohjainpiiri ICH6 ovat varsin monipuolisia ja teknisesti hyviä. Toisaalta emolevyn kellotusmahdollisuudet eivät ole huimat.

2.3.3 Firmware Flash BIOS

Firmware Hub on piiri, jonka 4 Mbit FLASH-muistissa sijaitsee järjestelmän BIOS (Basic Input Output System). Se huolehtii tietokoneen käynnistyksestä ja perusrutiinien suorittamisesta koneen käytön aikana ja toimii rajapintana laitteiston ja ohjelmien välillä. Bios sisältää joukon ohjelmia, jotka suorittavat tiettyjä tehtäviä. (Flyktman 2001, 199.) Nämä tehtävät voidaan jakaa seuraaviin:

- Tietokoneen käynnistyksen aluksi tapahtuva laiteosien tarkistus, jota kutsutaan nimellä POST (Power On Self Test). Kun virta kytketään mikeroon, käynnistyy automaattisesti BIOS-piirillä oleva käynnistysohjelma. POST tekee lukuisia systeemin toimintojen tarkastuksia kuten esimerkiksi seuraavat osat: muisti, näppäimistö, levyasemat ja näytönohjain. Virhetilanteen ilmaantuessa POST ilmoittaa siitä merkkiäänillä ja virhekoodeilla. Näiden avulla voidaan etsiä missä kyseinen vika on. Kun tietokoneen laitteisto on tutkittu, aloitetaan käyttöjärjestelmän lataaminen kovalevyltä.
- Käyttöjärjestelmän etsiminen ja käynnistäminen levyasemalta
- Laitteiston ja ohjelmien välisten rutiinien hallinta
- Setup-ohjelma, joka sisältää laitteiston kokoonpanoasetuksia ja joista suurta osaa voidaan muuttaa ja säätää. Setup-ohjelma käyttää mikron kokoonpanotietojen säilytykseen CMOS-nimellä tunnettua piiriä. Näiden tietojen avulla tietokoneen käyttöjärjestelmän käynnistys pystytään aloittamaan. (Flyktman 2001, 199.)

Tämän D915PSY-emolevyn käyttämä Intel/AMI BIOS on tallennettu FWH-piiriin (Firmware Hub). FWH-piiri sisältää 4 Mbit (512 KB) symmetrisen muistilaitteen. Tämän BIOS-piirin ominaisuuksiin kuuluu harvinainen satunnaislukugeneraattori (Random Number Generator) sekä rekisteripohjainen ja laitepohjainen lukituskäytäntö.



Kuvio 5. Intel 915P-piirisarjan lohkokaavio (Intel, 915P data sheet)

2.4 ALC860 Äänipiiri

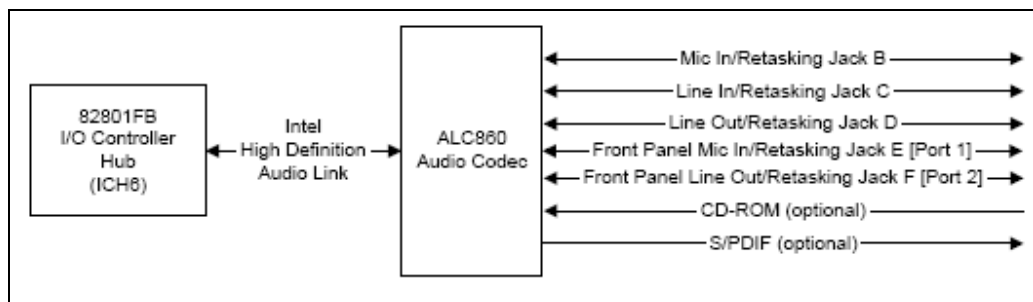
I/O-ohjainpiiriin (ICH6) audiolohko ja Realtek ALC860

pakkauksenhallintaohjelma(codec) muodostavat Intelin High Definition Audio Link – järjestelmän. Audio-ohjain on fyysisesti yhteydessä ALC860-kodekkiin HD audio linkin kautta. Tämä väylä kuljettaa sarjamuotoista dataa näiden välillä.

Sarjadataulostulon (SDO) nopeus on 48 Mbit/s, ja sarjadatastansiointulon (SDI) nopeus on 24 Mbit/s. Näytteenottotaajuus on välillä 6-192 kHz. Järjestelmä tukee 8-, 16-, 20-, 24- ja 32-bittistä näytteenottotarkkuutta jokaista datavirtaa kohti. Jokainen virta sisältää 16 kanavaa. (Intel 2004b, 14.)

2.4.1 Toiminta

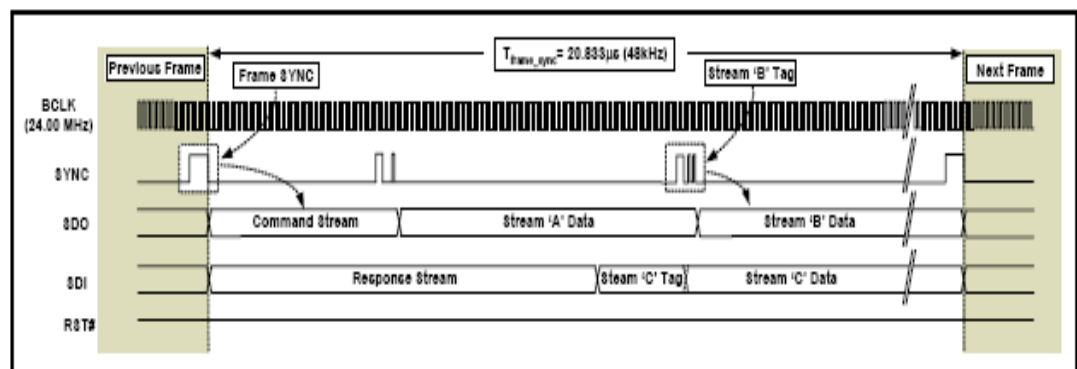
ALC860-kodekki purkaa yhden tai useamman audiovirran, joita sille tulee ja kääntää ne sopivaksi ulostulosignaalksi yhden tai useamman muuntajan läpi. Muuntaja yleisesti muuntaa digitaalisessa muodossa olevan datavirran analogiseksi signaaliksi tai päinvastoin.



Kuvio 2.5 Intelin High Definition Audio -alijärjestelmän lohkoakaavio (Intel, D915PSY Data Sheet)

High Definition Audio Link –väylällä (HDA) siirrettäviä datavirtoja kutsutaan loogisiksi tai virtuaalisiksi yhteyksiksi, jotka on luotu keskusmuistin puskureitten ja kodekin välille. Tätä dataa ajaa DMA-kanava tämän linkin kautta. Yksi datavirta sisältää yhden tai useamman komponentin tai datakanavan, joista jokainen on dynaamisesti sidottu yhteen kodekin muuntajaan. Esimerkiksi yksi stereodatavirta sisältäisi kaksi kanavaa: vasemman ja oikean. Jokainen näytteistyskohta siinä virtauksessa sisältäisi kaksi näytettä: vasen ja oikea. Sen jälkeen kaikki näytteet pakattaisiin yhteen ja siirrettäisiin linkin yli kodekille jokainen eri D/A-muuntajalle. (Intel 2004, 16-17.)

Tämä HDA–väylän protokolla on synkronoitu kontrolleriin. Tämä pohjautuu 24 MHz kelloon 48 kHz:n kehys jaksolla. Kuvasta nähdään yhden kehysjaksos (frame) sisältämät päätapahtumat.



Kuvio 2.6 Intelin High Definition Audio Link protokollan yhden kehysjaksosn tapahtumat (Intel, High Definition Audio Specification Data Sheet)

Uusi kehys alkaa aina, kun kodekki saa SYNC-signaalin. Sync signaali ilmoittaa vielä sen, koska datavirta vaihtuu (stream tags). Kontrolleri ajaa dataa sarjadataulostuloon (SDO), ja kodekki näytteistää väylällä olevaa dataa jokaisella BCLK:n reunalla. SDO eli sarjadatastisääntuloa ajaa kodekki, ja kontrolleri näytteistää väylän dataa BCLK:n jokaisella nousevalla reunalla. (Intel 2004, 70.)

3 PC:n VÄYLÄT

Tietokoneen väylällä tarkoitetaan siirtotietä, jota myöten tieto siirtyy koneen eri osien välillä. Suoritin, keskusmuisti, näytönohjain, levyohjain sekä muut oheislaitteohjaimet on kaikki liitetty väylään. Väylän kautta suoritin hakee tietoa ja käskyjä keskusmuistista, piirtää tekstiä ja kuvia näytölle, jne.

Väylällä siirretään siis tietoa, näin ollen väylän nopeus ja leveys on ilmoitettava bitteinä tai tavuina. Väylän leveydellä tarkoitetaan sitä tiedon määrää, joka voidaan väylää myöten kerralla, rinnakkain ja yhtenä tapahtumana siirtää paikasta toiseen. Väylän leveydet vaihtelevat 8-64 bitin välillä. Mitä leveämpi väylä, sitä enemmän dataa pystytään siirtämään yhdellä siirroilla. Väylän nopeus ilmoitetaan megahertseinä.

3.1 Paikalliset väylät

3.1.1 Järjestelmäväylä

Järjestelmäväylä (system bus), eli prosessorin ulkoinen väylä, huolehtii prosessorin ja emolevyn piirisarjan (pohjoissilta) yhden piirin välisestä tiedonsiirrosta. Kaikki prosessorin ja emolevyn oheislaitteiden välinen tietoliikenne kulkee tämän piirin kautta. Koska prosessorille on oma väylänsä, se voi olla nopeampi kuin esimerkiksi PCI-laitteilta ja muistilta tulevat väylät piirisarjan piirille, joten yleensä se onkin tietokoneen nopein väylä. (Flyktman 2001, 210.)

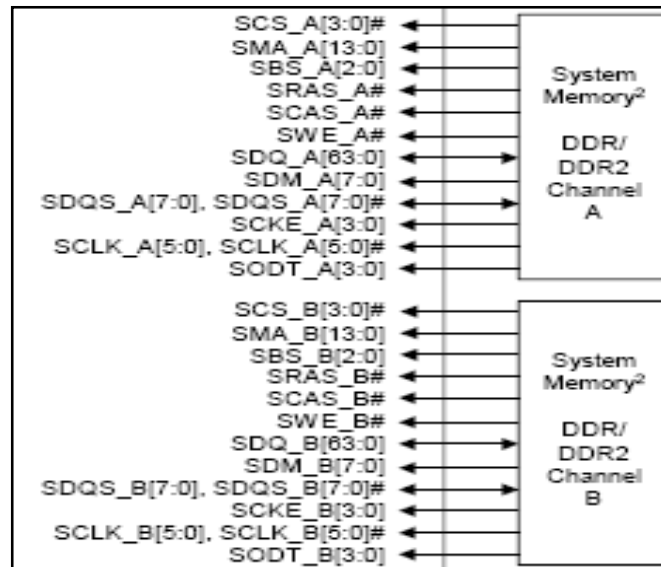
Intelin D915PSY –emolevy tarjoaa 64 bittiä leveän ja 800MHz:n nopeudella toimivan järjestelmäväylän prosessorin ja piirisarjan pohjoissillan välille. Tämän

väylän teoreettiseksi tiedonsiirtonopeudeksi saadaan 6.4 GB/s. Väylän perustaajuus on 200 megahertsiä, mutta käytettäessä 4x-menetelmää sen nopeus nelinkertaistuu ja siten saavutetaan 800MHz:n taajuus. Tällä väylänopeudella saavutetaan jo hyvin tämän päivän järjestelmäväylälle asetetut tiedonsiirtonopeuden vaatimukset. Uusimmissä prosessoreissa, kuten intelin hypersäikeistystä tukevassa 3,73 GHz:n Pentium 4 Extreme Editionissa, on nopea 1066 MHz:n järjestelmäväylä ja AMD:n Athlon 64 FX:ssä päästään 1000 MHz:n järjestelmäväylänopeuteen.

3.1.2 Muistiväylä

Muistiväylä muodostuu muistien ja piirisarjan välille. Yleensä sen taajuus tai tiedoniirtokyky on sama kuin järjestelmäväylällä. Muistiväylässä dataväylän leveys on 64 bittiä, vaikka prosessori on 32 bittinen. Tällä tavalla saadaan siirrettyä yhdellä luku- tai kirjoitustoiminnalla kaksinkertainen määrä dataa. Tällä nopeutetaan muistin käsittelyä. Uusimmissa emolevyissä on myös ns. dual channel –muistimahdollisuus. Tällöin tarvitaan kaksi muistimoduulia, joista luetaan yhtä aikaa.

Järjestelmänohjainpiiristä 82915P MCH lähtee kaksi 64 bittiä leveää DDR/DDR2 SDRAM dataväylää. Riippuen käytettävästä muistista dual channel -moduulissa muistiväylän kaistanleveydeksi saadaan DDR 400 MHz muistille 6.4 GB/s ja DDR2 533 MHz muistille 8.5 GB/s. Single channel –moduulia käytettäessä väylän siirtonopeus on 3.2 GB/s. Muistiväylät ovat epäsymmetrisiä, eli B muistikanavan osoitteet osoitetaan vasta A muistikanavan osoitteiden jälkeen. (Intel 2005b, 27.) Muistiväylän nopeus on aina ollut Intelin vahvuuksia, eikä se ole yleensä muodostunut pullonkaulaksi prosessorin ja muistien väliselle tiedonsiirrolle.



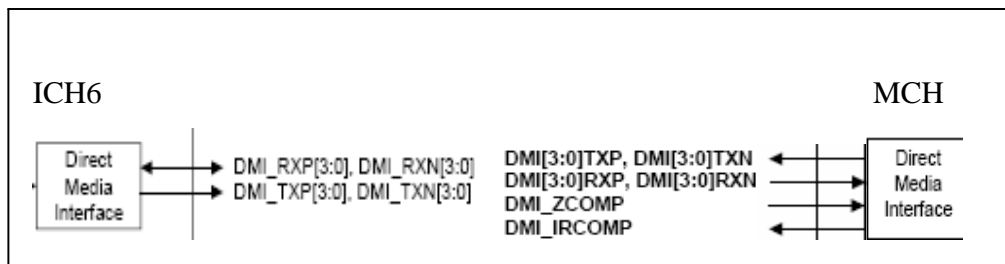
Kuvio 3.1 DDR dual channel –muistiväylän signaalit (Intel, ICH6 Data Sheet)

3.1.3 DMI-väylä

DMI (Direct Media Interface) väylä on seuraavan sukupolven liitäntä Intelin piirisarjojen järjestelmänohjain- ja oheislaiteohjainpiirin välillä. Se on suunniteltu täyttämään kasvavien kaistanleveysvaatimusten asettamat tarpeet. DMI tukee 2 GB/s samanaikaista siirtonopeutta kahden yksisuuntaisen väylän välityksellä (1 GB/s suuntaansa). DMI-väylä toimii 100 MHz:n kelloaajuudella, jonka se jakaa PCI Express –liitännän kanssa. Lisäksi DMI integroi edistyksellisen prioriteettipohjaisen huollon samanaikaiselle dataliikenteelle. Tämä nopea tiedonsiirtorajapinta takaa sen, että I/O –alijärjestelmä (PCI Express, Intel High Definition Audio, SATA, USB, jne.) saavuttaa parhaan suoritustehon vaatiman kaistanleveyden. DMI-väylä tarjoaa neljä kertaa nopeamman tiedonsiirtoväylän verrattuna Intelin aikaisempaan piirisarjan piirien väliseen siirtotiehen. (Intel 2005b, 28.)

Saavuttaakseen todellisen tiedonsiirtokapasiteetin, johon DMI-väylä parhaimmillaan pystyy, oheislaiteohjainpiiri ICH6 sisältää kaksi virtuaalista kanavaa DMI:lle: VC0 ja VC1. Nämä kaksi kanavaa muodostavat menettelykaavion, jossa VC1 on aina korkein prioriteetti. VC0 on yleisimmin käytetty johdin, jota pitkin DMI:n

dataliikenne kulkee ja se on aina käytössä. VC1-kanava täytyy olla erityisesti kytketty päälle ja konfiguroitu molemmissa DMI-väylän päissä, eli järjestelmänohjainpiirissä ja oheislaitteohjainpiirissä.



Kuvio 3.2 DMI-väylän kytkentäkaavio (Intel, I/O Controller Hub 6 Data Sheet)

3.1.4 DMA väylä

DMA (Direct Memory Access) on muistin suorasaanti eli muistin osoitustapa tai mekanismi, jossa laitteet voivat osoittaa muistia suoraan ilman että datan tarvitsee kulkea prosessorin kautta. Prosessorin ainoaksi tehtäväksi jää DMA-siirron käynnistäminen. DMA-väylä muodostuu suoran laitteen, kuten äänikortin ja keskusmuistin, välille. DMA-ohjain osaa siirtää ison määrän tietoa kuormittamatta prosessoria. Ohjain käyttää prosessoriväylää viitatessa muistiin. DMA-väylän käyttö ei häiritse suorittimen ja muistin välisiä siirtoja, eikä se aiheuta keskeytystä prosessorille. DMA-osoituksen käynnistyessä ajuri kertoo DMA-ohjaimelle suunnan eli luvun tai kirjoituksen siitä, mitä laitetta siirto koskee, sen osoitteen ja montako tavua siirretään. Kun siirto on valmis, ajuri tarkastaa tilan uudelleen. Prosessoriväylän varaamista voi vähentää integroimalla DMA-ohjaimen suoraan laiteohjaimen tai kytkemällä I/O-laitteet omaan väyläänsä, jolloin niiden välinen siirto tapahtuu ilman prosessoriväylän käyttöä. (Granlund 2004, 191-192.)

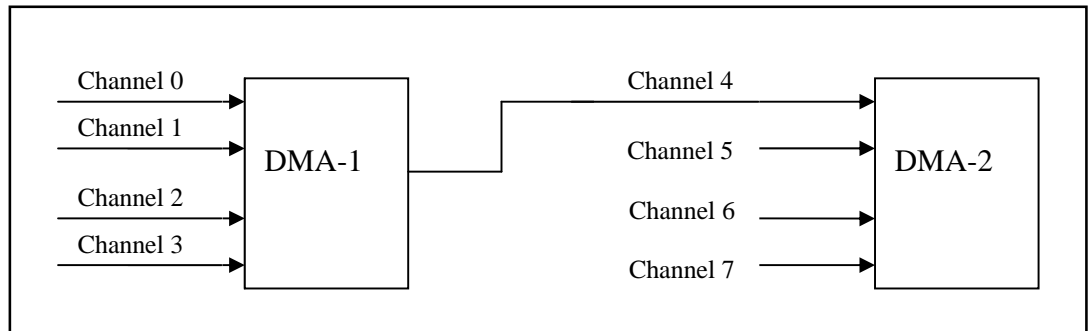
82C37 DMA-ohjaimella on seitsemän itsenäistä kanavaa, jotka voidaan ohjelmoida tekemään DMA-siirtoja. Kanavat 0-3 ovat suunniteltu 8 bittisiin siirtoihin, ja kanavat 5-7 ovat suunniteltu 16 bittisiin siirtoihin. Kanava 4 on varattu yleiseksi väylän

varauspyyntö –kanavaksi DMA-ohjaimien välille, eikä sitä voida käyttää mihinkään muuhun tarkoitukseen. Kuhunkin kanavaan liittyy ulkoapäin tuleva DMA:n aktivointisignaali DRQn, jossa n on DMA-kanavan numero. Näiden lisäksi useimpiin DMA-ohjaimiin liittyy kanavakohtainen kuittaussignaali DACKn, jolla ohjain kuittaa toimenpiteet siirtoa pyytäneelle osapuolelle. Jokaiseen DMA-kanavaan kuuluu muutama ohjausrekisteri, joilla määritellään mm. seuraavia asioita:

- DMA-ohjain asetetaan lukemaan tietoliikenneohjaimen sitä rekisteriä, johon linjalta tuleva data siirretään. Näin luku tapahtuu aina samasta osoitteesta, eikä DMA-ohjaimessa olevaa osoitetta tarvitse luvun jälkeen kasvattaa.
- Määritetään miten siirto päätetään ja haluttaessa asetetaan siirron päättyminen aiheuttamaan keskeytys.
- Kasvatetaan, vähennetään tai säilytetään DMA-osoite muuttamattomana merkin käsittelyn jälkeen.
- Määritetään DMA-kanavien keskinäinen prioritettti. (Granlund 2004, 192.)

DMA-ohjain voi siirtää dataa pitempinä purskeina (burst transfer), jolloin väylä varataan kokonaisen purskeen siirron ajaksi. Tällöin ongelmaksi nousee siirron osapuolten kyky lukea ja kirjoittaa dataa riittävän nopeasti, koska mitään muuta toimintaa väylällä ei siirron aikana voi tapahtua. Toinen mahdollisuus on siirtää sana kerralla ”varastamalla” kellopulssi prosessorilta (cycle stealing). Tällainen muun toiminnan kanssa rinnakkain tapahtuva siirto on luonnollisesti purskeista siirtoa hitaampaa, mutta se ei merkittävästä häiritse prosessorin muuta toimintaa. (Granlund 2004, 192.) DMA-väylä pystyy 4 MB/s tiedonsiirtoihin 8 MHz:n kellolla ja 6.25 MB/s 12.5 MHz:n kellolla.

DMA-virtapiiri sulauttaa kahden 82C37 DMA-ohjaimen toiminnallisuuden, jotka muodostavat seitsemän itsenäisesti ohjelmoitavaa kanavaa. DMA-ohjain 1 (DMA-1) vastaa DMA-kanavista 0-3 ja DMA-ohjain 2 (DMA-2) vastaa kanavista 5-7. Lisäksi DMA-ohjain vastaa DMA-orjilta tuleviin ohjelmallisiin pyyntöihin. Ohjelmalla voidaan käynnistää DMA-palvelun pyyntö asettamalla mikä tahansa bitti DMA-kanava rekisterissä ykköseksi. (Intel 2005a, 121.)



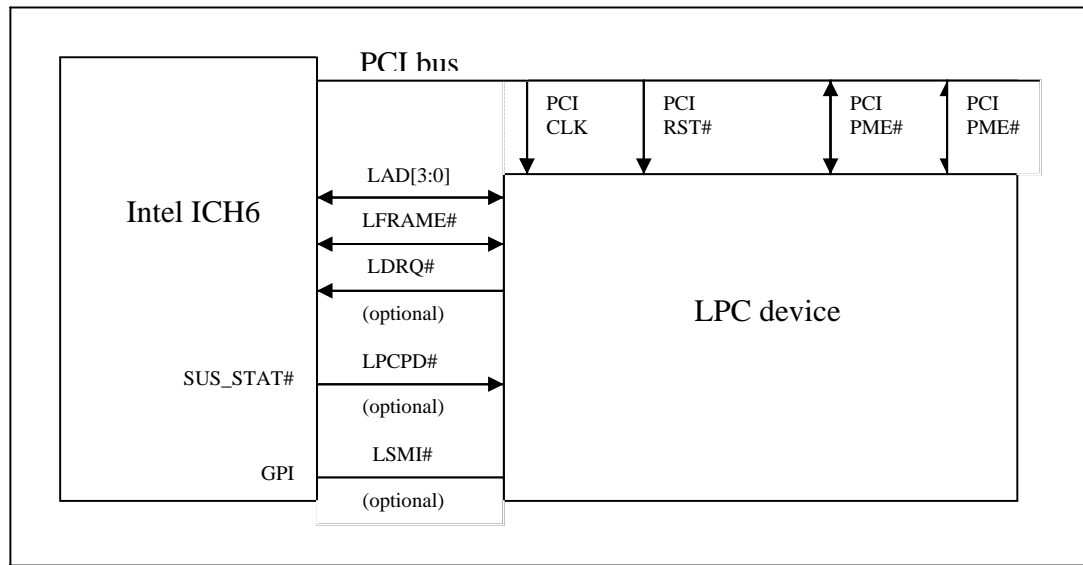
Kuva 3.3 Intelin ICH6 DMA-ohjain (Intel, ICH6 Data Sheet)

3.1.5 LPC väylä

LPC-väylä (Low Pin Count) arkkitehtuuri I/O-laitteille on helpottanut teollisuuden siirtymää pois ISA-väylän käytöstä. LPC-rajapinta antaa mahdollisuuden emolevyn I/O-laitteille, tyypillisesti super I/O-piiriin integroitujen, siirtymisen ISA-väylä yhteensopivuudesta LPC väylään sopiviksi säilyttäen täyden ohjelmistoyhteensopivuuden. LPC-laatuvaatimus tarjoaa useita hyötypuolia ISA/X-väylään verrattuna, kuten vähentyneen pinnimäärän ja helpomman sekä tuottavamman suunnittelun. LPC-väylä on ohjelmallisesti läpinäkyvä I/O-funktioille ja yhteensopiva jo olemassa olevien oheislaitteiden ja sovellusten kanssa. (Intel 2005a, 116.)

LPC rajapinnan arkkitehtuuri määrittelee muisti-, I/O- ja DMA-vuorovaikutuksen. Toisin kuin ISA, joka toimii 8 megahertsin taajuudella, se käyttää PCI 33 megahertsin kelloa ja on yhteensopiva useimpien uusien prosessien kanssa.

Oheislaitteohjainpiiriin (ICH6) ohjaama LPC1.1 –väylä toimii emolevyn paikallisväylänä, johon liitetään FLASH BIOS –piiri ja Super I/O- piiri.



Kuva 3.4 LPC rajapinnan kaavio (Intel, ICH6 Data Sheet)

ICH6 ohjain toteuttaa LPC rajapinnan kuvan 3.1.5 mukaisesti. ICH6 sisältää kaikki kuvassa näkyvät signaalit, myös vaihtoehtoiset (optional), mutta ohjaimelta ei vaadita näitä signaaleja. Tämän väylän perusominaisuudet ovat seuraavia:

- Yksi ohjausväylä on LFRAME#, jota ICH6 käyttää aloittamiseen tai lopettaamiseen tiedonsiirron. Mikään ohjain ei voi ajaa tätä signaalia.
- LAD[3:0] on väylä, joka kommunikoi tietoa sarjamuotoisesti. Tiedot, mitä tämä väylä välittää, ovat jakson tyyppi, jakson suunta, piirin valinta (chip selection), osoite-, data- ja odotustilat.
- Sivukaistan (sideband) signaalit ovat tapauskohtaisia ja ne kuljettavat keskeytys- ja virranhallintesignaaleja. (Intel 2005a, 62.)

3.2 Ulkoiset väylät

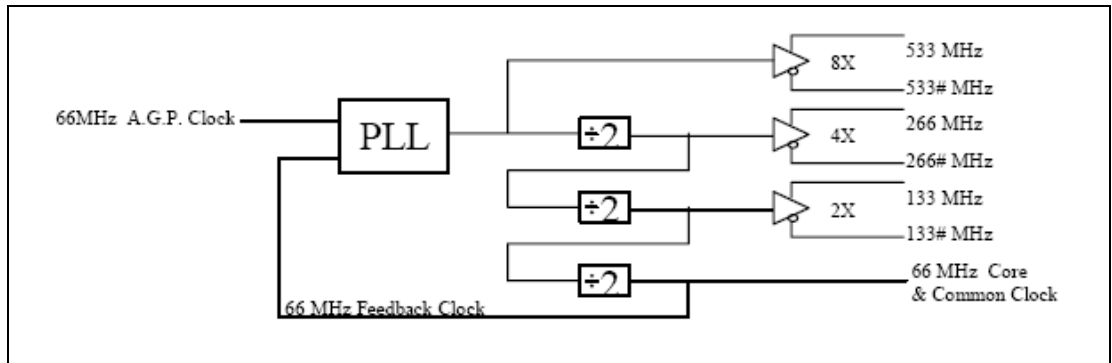
3.2.1 AGP

AGP (Accelerated Graphics Port) on väyläarkkitehtuuri, joka perustuu PCI-väylän parannuksiin ja laajennuksiin, ja se on erityisesti tarkoitettu nopeita näytönohjaimia varten. Suositus on Intel-yhtiön kehittämä, eikä PCI SIG (PCI Special Interest Group) ole puuttunut suosituksen kehittämiseen. (Granlund 2004, 223.)

Näytönohjaimen ja muistin välisen väylän kehittämisen tarve on kasvanut sitä mukaa, kuin graafiset sovellukset ja pelit ovat yleistyneet markkinoilla. Grafiikan vaatiman muistin jakaminen työmuistin ja ohjaimen paikallisen muistin välillä on ollut yksi AGP-väylän kehittämisen tavoitteista, koska näin on ratkaistu sujuva siirtyminen väylän takana olevan työmuistin käyttämisestä paikallisen muistin käyttämiseen. (Granlund 2004, 223.)

AGP:n suositus perustuu PCI-suosituksen versioon 2.1, mikä mahdollistaa 66 MHz:n tahdistuksen datan siirrolle. PCI-suositukseen verrattuna on kuitenkin tehty pari merkittävää muutosta seuraavasti. Luku ja kirjoitus toimivat liukuhihnaperiaatteella, jossa I/O-komentoja ei ole synkronoitu datan siirron kanssa, vaan komennot kulkevat omilla signaaleilla ja data omilla. Osoite- ja datasignaalit ovat yhdistetty maksimaalisen hyödyn saamiseksi. Signaaliota on muutettu siten, että datasana voidaan siirtää joko kaksi tai neljä kertaa kellojakson aikana. Muutos nostaa siirtonopeuden jopa 1 GB/s:iin asti. Muutokset PCI-spesifikaatioon on tehty siten, että väylään on liitetty erillisistä signaaleista koostuva sivukaista (sideband), mutta muilta osin PCI-väylän suositukset on jätetty ennalleen. Näin AGP ei korvaa eikä kilpaile PCI-väylän kanssa nykyisissä tietokonearkkitehtuureissa. (Granlund 2004, 224.) Väylästä on siirtotehokkuudeltaan käytössä neljä erilaista tilaa: 1x, 2x, 4x ja 8x. Väylä käyttää joko 3,3 tai 1,5 voltin jännitettä, ja molemmille jännitteille on hieman erilaiset liitinkannat ja siten myös lisäkortin liittimet. On myös olemassa Universal-

liitinkanta, johon voidaan asentaa kummalla jännitteellä tahansa toimiva AGP-kortti. 4x- ja 8x-näytönohjaimet toimivat vain 1,5 voltin jännitteellä.



Kuva 3.5. AGP-väylän kellosignaalien suunnittelu (Intel, AGP Design Guide Data Sheet)

AGP-väylä on hitaasti kuolemassa oleva näytönohjainväylä näytönohjaimien kasvavan väylänleveyden tarpeen vuoksi, mutta AGP tuskin tulee vielä vähään aikaan poistumaan käytöstä. Vaikka PCI express-väylää ollaan koko ajan ajamassa sisään, niin se ei ole saavuttanut vielä ratkaisevan suurta etulyöntiasemaa. Intelin D915PSY –emolevy ei sisällä AGP-väylää, koska sen näytönohjainväylänä käytetään PCI Express-väylää.

3.2.2 USB

USB-väylä mahdollistaa erilaisten yksinkertaisten oheislaitteiden liittämisen tietokoneisiin ja sen nopeus riittää tavallisiin arkisiin tarpeisiin. Nykyisillä suoritusarvoilla se kuitenkin säilynee hitaiden oheislaitteiden yksinkertaisena liitännätapana. USB-väylä (Universal Serial Bus) on puumuotoinen, ja väylän isäntä (host controller) sijaitsee puun juuressa, ja isännän yhteyteen on yleensä liitetty oma haaroitin (hub) useamman liittymän saamiseksi. Puun solmuissa sijaitsevat sekä haaroitin että päätelaitteet (node). Yhteen USB-puuhun voidaan kytkeä enintään 127

laitetta, koska osoite on 7-bittinen. USB-suositus rajoittaa myös puun korkeuden viiteen tasoon. (Granlund 2004, 233.)

USB-väylän laitteet yhdistetään sarjakaapelilla, jossa on yksi johdin maata varten, parikierretty johdin pari datan siirtoon sekä johdin jännitteen syöttöä varten. Haaroitin syöttää johtimeen +5 V jännitteen, mutta johtimen pituudesta ja sähköisestä kuormasta riippuen jännite saattaa matkalla laskea alle +5 V. Kaikkien USB-väylällä olevien laitteiden tulee kyetä liikennöimään väylällä, vaikka väylän jännite on laskenut 4,4 V:iin asti. (Granlund 2004, 234.)

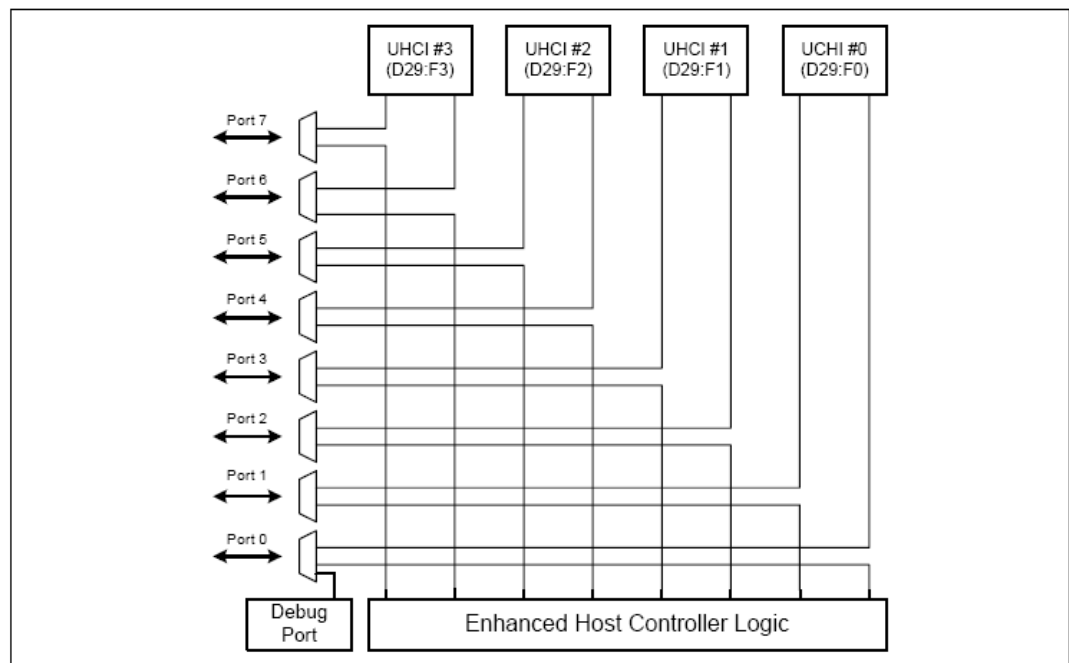
USB-väylällä olevat laitteet voivat toimia ilman omaa virtalähdettä, ja tällöin väylälle on määritetty 100 mA:n kuormitusyksiköitä (load unit). Pienitehoinen laite voi kuluttaa virtaa enintään yhden yksikön verran (100 mA) ja suurtehoinen laite enintään viisi yksikköä (500 mA). Annettu yläraja ei kuvaa keskiarvoista kulutusta, vaan kyseessä on virran kulutuksen ehdoton yläraja. Oletuksena on, että laitteet käyttävät yhden yksikön verran virtaa, mutta niiden virrankäyttöä saadaan kasvattaa ohjelmallisesti enintään viisinkertaiseksi. USB-ohjain (Host Controller) on piiri, joka huolehtii USB:n toiminnasta. USB-ohjausohjelma huolehtii käyttöjärjestelmän tiedonsiirroista USB-ohjaimen kanssa. Ohjain suorittaa tiedonsiirrot USB-laitteiden ja tietokoneen emolevyn välillä sekä laitteiden asetukset, kuten kaistanleveydet ja tunnistukset. (Granlund 2004, 234; Flyktman 2001, 328.)

USB kaapelissa data siirtyy yhdessä signaaliparissa siten, että käytetään yhtä kierrettyä johdinparia ja siirron suunta johdinparissa vaihtuu riippuen siitä, lähettääkö isäntä vaiko renki. Datajohtimet nimetään D+ ja D-, ja bitin arvo määräytyy näiden kahden signaalin jännitteiden erosta seuraavasti.

- Jos $(D+) - (D-) > 200 \text{ mV}$, signaalien arvo tulkitaan differentiaaliseksi 0-tilaksi.
- Jos $(D-) - (D+) > 200 \text{ mV}$, signaalien arvo tulkitaan differentiaaliseksi 1-tilaksi. (Granlund 2004, 235.)

Oheislaiteohjainpiiri (ICH6) sisältää neljä täysi-/matalanopeuksista USB 2.0 ohjainpiiriä, jotka tukevat standardin mukaista UHC (Universal Host Controller)-rajapintaa. Jokainen UHC-ohjain sisältää oman haaroittimen, joissa jokaisessa on kaksi USB-porttia. Näistä saadaan yhteensä kahdeksan USB-porttia. Kaikki nämä portit tukevat ylivirtasuojauksia. ICH6:en UHC-ohjaimet ovat soviteltu eri tavalla kuin standardi PCI-laitteet sovitteleviiveiden parantamiseksi. Lisäksi ne käyttävät USB I/O-puskureiden sijasta sisäistä AFE (Analog Front End)-kennoa, joka sallii tuen täysinopeuksisille USB-signaaleille. (Intel 2005a, 194.)

ICH6 sisältää myös EHCI (Enhanced Host Controller Interface) yhteensopivan ohjaimen, joka tukee kahdeksaa USB 2.0 täysinopeuksista haaroitinporttia. USB 2.0 mahdollistaa 480Mb/s tiedonsiirtoja käyttäen samoja pinnejä kuin UHC-ohjaimen kahdeksan täysi-/matalanopeuksista porttia. ICH6 sisältää porttien reititys –logiikkaa, joka määrittelee, ohjaako USB-porttia yksi UHCI-ohjaimista vai EHCI-ohjain. (Intel 2005a, 201.)



Kuva 3.6 ICH6-USB porttien reititys –logiikka (Intel, I/O Controller Hub 6 Data Sheet)

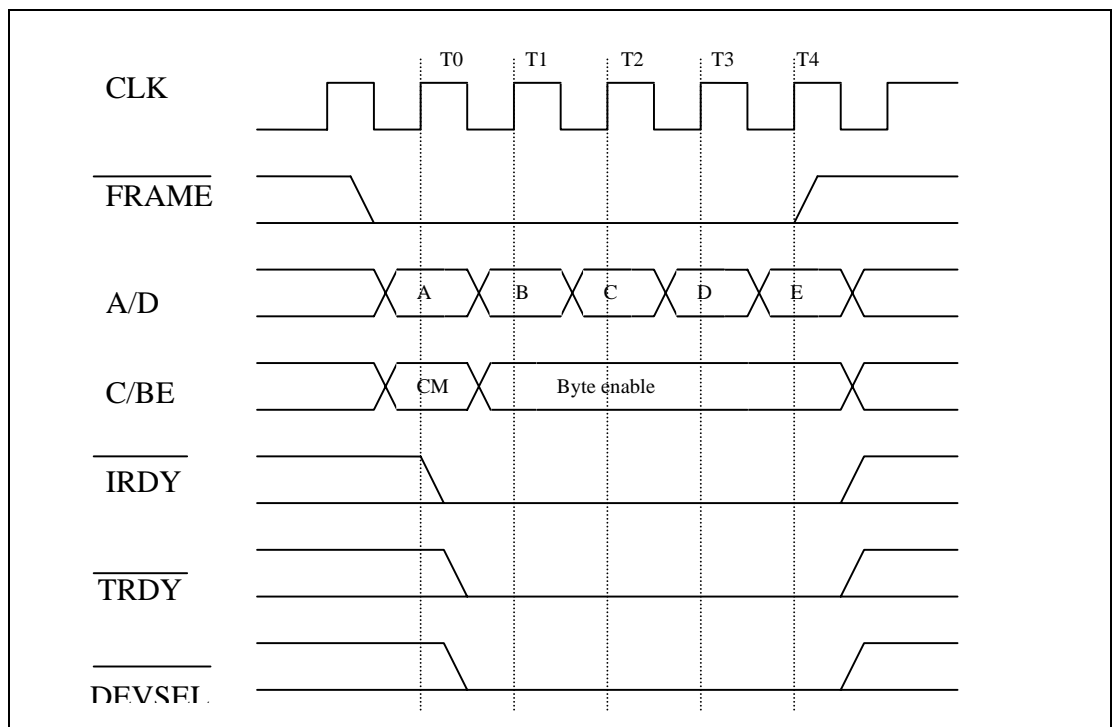
3.2.3 PCI

PCI-väylä (Peripheral Component Interconnect) on aiemmista PC-arkkitehtuurin väylistä poiketen synkroninen. Tämä tarkoittaa sitä, että kaikki toiminnot RESET-toimintaa ja keskeytyksiä lukuunottamatta toteutetaan väylän kellon nousevalla reunalla. Datan siirto PCI-väylällä tahdistetaan kellopulssilla, ja yhden osoituksen jälkeen voidaan siirtää dataa peräkkäisistä osoitteista. Kun lisäksi väylä pysyy varattuna väylätoimintoja suorittavalle isännälle koko siirron ajan, voidaan hetkellisesti siirtää dataa $33 \text{ MHz} * 32 \text{ bittiä}$ eli nopeudella $1056/8 = 132 \text{ Mt/s}$. Tässä on siis tärkeä huomata, että väylä on vain lyhyen ajan yhden isännän käytettävissä, ja siksi jatkuva 132 Mt/s ei ole mahdollista. Suurimman nimellisen siirtonopeuden käyttäminen ei ole mahdollista myöskään siksi, että osa väylän ajasta menee väylän varaamiseen, keskeytysten käsittelyyn ja datan osoittamiseen. Jos kyseessä on I/O-operaatio, siirretään osoituksen jälkeen dataa vain yhden kellojakson ajan. (Granlund 2004, 217.)

PCI:tä käytetään yleisesti tietokoneen sisäisenä laiteväylänä siirtämään tietoa koneen sisällä emolevyllä oleville laitteille. PCI on myös yleisin tapa liittää oheislaitteita emolevyyn. PCI-väylän avulla ns. bus-master-tyyppiset oheislaitteet voivat kommunikoida suoraan muiden oheislaitteiden kautta käyttämättä prosessoria. PCI:stä on tullut kymmenen vuoden aikana useita eri variaatioita. Väylän muodostuessa pullonkaulaksi nopeiden verkkoliitännöiden ja massamuistien myötä sitä nopeutettiin lisäämällä väylän nopeutta (66 MHz PCI) ja leveyttä (64-bittinen PCI). (Flyktman 2001, 281-291.)

ICH6:n PCI toteutus tarjoaa 33 megahertsisen väylän ja PCI 2.3 yhteensopivan toteutuksen. Versio 2.3 tuo joitakin muutoksia PCI paikallisväylään. Merkittävin muutos on väylä käyttöjännitteen tippuminen 5 V:sta 3,3 V:iin.

PCI-väylän väyläoperaatio on seuraavanlainen. PCI-väylällä toimivat isännät (initiator) pyytävät väylää REQ-signaalilla, ja varauspyyntö kuitataan GNT-signaalilla. Nämä signaalit eivät kulje rinnakkain liittimestä toiselle, vaan jokaisella korttipaikalla on oma signaaliparinsa, joka menee väylän välittäjälle (arbiter). Kun PCI-väylän isäntä on varannut väylän itselleen, se ryhtyy datan siirtoon. Data siirretään väylällä synkronisesti väyläkellon tahdistamana siten, että muistiavaruudessa tapahtuvat väyläoperaatiot koostuvat osoitusjaksosta ja useasta datajaksosta, I/O-avaruudessa tapahtuvat operaatiot osoitusjaksosta ja yhdestä datajaksosta. Muistiavaruuden synkroniset operaatiot päättyvät, kun isäntänä toimiva laite deaktivoi FRAME-signaalin, mutta myös rengit voivat päättää operaation aktivoimalla STOP-signaalin. IRDY-signaali ja TRDY-signaaleja käytetään odotustilojen lisäämiseen väylän operaatioihin. IRDY aktivoituu, kun isäntä ei tarvitse ei tarvitse odotustiloja, ja TRDY aktivoituu, kun renki ei tarvitse odotustiloja. DEVSEL-signaali aktivoituu silloin, kun renki huomaa oman osoitteensa väylällä. Signaali on pidettävä aktivoituna, kunnes viimeinen data on siirtynyt vastaanottajalle. (Granlund 2004, 219-220.)



Kuva 3.7 PCI-väylän dataliikenne (Granlund 2004, 219).

3.2.4 PCI Express

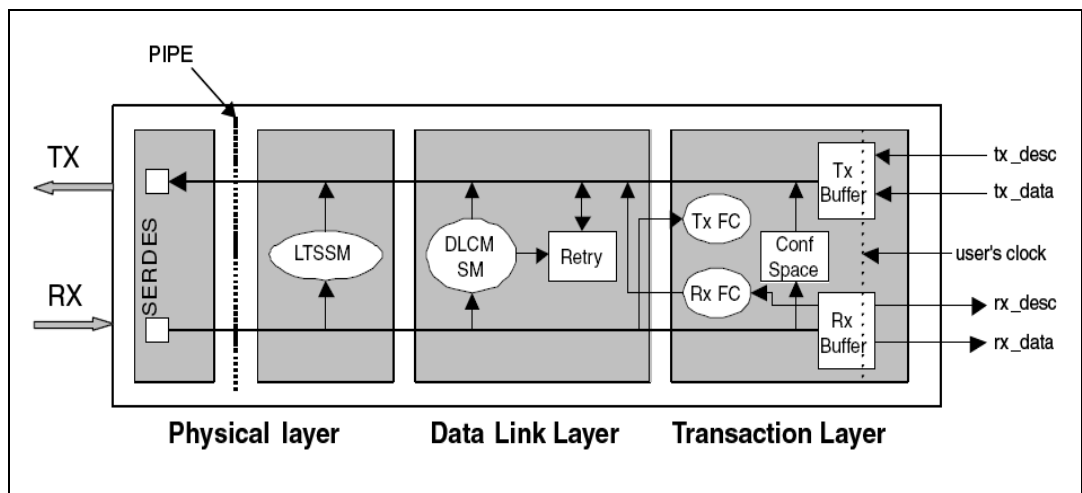
PCI express on suunniteltu AGP:n ja PCI:n korvaavaksi väyläksi. Suurin syy PCI-expressin kehittelyyn on ollut PCI:n ja AGP:n riittämätön tiedonsiirtokapasiteetti. PCI Express-väylä tarjoaa ominaisuuksia, joiden avulla mikrosta saa revittyä lisää suorituskykyä irti paitsi paremman näytönohjainväylän, myös tehostuneen oheislaitteiden käsittelyn muodossa. Vaikka näytönohjain on kotimikron väyläsyöpöin komponentti, ei PCI-E:n tarkoitus ole suinkaan toimia pelkästään AGP-väylän korvaajana. PCI expressin ideana on tarjota kahden johdinparin avulla sarjamuotoinen dataväylä. Näitä sarjamuotoisia väyliä yhdistämällä saadaan tuotettua linkkejä, joiden nopeus lisääntyy suoraan käytettyjen väylien määrää lisäämällä. (Granlund 2004, 221-222.)

Kun perusnopeuksinen PCI express 1x siirtää dataa 250 megatavua sekunnissa per suunta, siirtää 16x-näytönohjainväylä neljä gigatavua sekunnissa. Todelliset nopeudet jäävät neljään viidesosaan tästä, sillä tiedonsiirrossa käytetään 8b/10b-enkoodausta, jossa ajoitustiedot liitetään siirrettävään dataan. PCI express on täysinopeuksinen molempiin suuntiin, joten vaikka emolevysuunnittelun kannalta saattaisi olla edullista käyttää enemmän johtimia tiedonsiirron toiseen suuntaan, ei väylärakenne anna myöden kustannustietoisille ratkaisuille. Suurin eroavaisuus on PCI expressin sarjamuotoinen tiedonsiirto verrattuna PCI:n ja AGP:n rinnakkaiseen tiedonsiirtoon. Tietoa siirretään 8-bittisesti 2,5 GHz taajuudella. (Intel 2005b, 232.)

Sarjamuotoinen tiedonsiirto tarjoaa myös uusia mahdollisuuksia, kuten nopeaan kytkimeen perustuvan tietovirtojen ohjauksen. Looginen kytkin voi olla osana emolevypiiirisarjan järjestelmänohjainpiiriä, jolloin rakenne on ulospäin näkymätön. Tiedonsiirtolinjojen sisälle voidaan rakentaa virtuaalisia kanavia, jolloin sama linja voidaan jakaa kahdeksan session kesken. Tietovirtoja voidaan priorisoida datan prioriteetti- ja virtuaalikanavasääntöjä yhdistelemällä. Käytännössä

tällaisesta lähestymistavasta on hyötyä silloin, kun tarkoituksena on tuottaa järjestelmiä, joissa monipuoliset tietovirrat priorisoidaan niiden kriittisyyden mukaan.

PCI express -väylän liitin voi olla 1x-, 4x-, 8x- ja 16x-nopeuksinen. Näistä tämä D915PSY-emolevy sisältää 1x- ja 16x-liittimet. Järjestelmänohjainpiiri (MCH) ohjaa PCI express 16x-näytönohjainväylää, joka ylittää 4 GB/s tiedonsiirtonopeuteen, joka on suuri parannus AGP:n viimeisimmän 8x kehitysversion 2133 Mt/s tiedonsiirtonopeuteen. Oheislaiteohjainpiirin ohjaama PCI express 1x-väylä pystyy 250 Mt/s nopeuteen. PCI express perustuu sarjamuotoiseen differentiaaliseen siirtoon, jossa datasiinaalille on varattu signaalipari + ja -. Signaalit ovat siis toistensa komplementteja. Informaatio koodataan näiden kahden signaalien välisen jännitteen perusteella, eikä niin kuin perinteisessä väylässä, yhteisen maan ja signaalin välisenä erona. Näin kaksisuuntainen differentiaalinen siirto vaatii kaksi signaaliparia Tx+, Tx- ja Rx+ ja Rx-. (Granlund 2004, 222.)



Kuva 3.8 PCI Express väylän ytimen toiminnot

PCI express-väylän arkkitehtuuri koostuu kolmesta eri kerroksesta: fyysinen kerros (physical layer), siirtoyhteys kerros (data link layer) ja transaktiokerros (transaction layer).

Ylin kerros PCI express arkkitehtuurista on transaktiokerros. Tämän kerroksen päävastuualue on transaktiokerrospakettien (Transaction Layer Packet) kokoaminen ja purkaminen. Näitä paketteja käytetään transaktioiden, kuten luku- ja kirjoitusoperaatio, kommunikointiin. Transaktiokerros myös huolehtii pakettien lähettämisestä ja vastaanottamisesta. (Intel 2005b, 232.)

Keskimmäinen kerros PCI express pinossa on siirtoyhteyserros. Se toimii välivaiheena transaktiokerroksen ja fyysisen kerroksen välissä. Siirtoyhteyserroksen vastuualueeseen kuuluu siirtoyhteyksien hallinta, virheiden havaitseminen ja virheiden korjaus. (Intel 2005b, 232.)

Fyysinen kerros pitää sisällään kaikki liitännästoimintojen käyttämät virtapiirit, mukaan lukien ajuri- ja sisääntulopuskurit, rinnan-sarja- ja sarja-rinnan-muunnokset, ja impedanssinsovitusvirtapiirit. (Intel 2005b, 232.)

3.2.5 IDE väylä

Tämän päivän yleisin kiintolevyn liitännäsväylä on IDE/ATA (Integrated Device Electronics/AT Attachment). IDE/ATA-1-suositus määrittelee yhden kanavan, jonka kaksi levyä voi jakaa ja levy-I/O hoidetaan joko ohjelmallisesti tai DMA-ohjaimen avulla. IDE- tai ATA-levyt käyttävät rinnakkaista tiedonsiirtoa, eli monta bittiä siirtyy yhtä aikaa, rinnakkain, datakaapelia pitkin. IDE-liitännästä on useita erilaisia versioita, jotka ovat onneksi aina taaksepäin yhteensopivia. Ultra DMA-66/DMA-33/Ultra ATA/ATA33 ovat nimityksiä, joita saattaa esiintyä IDE-laitteiden yhteydessä. Nämä kaikki tarkoittavat vain jotain uudempaa ja entistä nopeampaa versiota IDE-liitännästä, jota kyseinen laite osaa mahdollisesti käyttää. Sama laite toimii kuitenkin aivan täysin vanhemmankin mallisessa IDE-liitännässä. (Granlund 2004, 275-276.)

Kyseisen D915PSY-emolevyn IDE-rajapinta tukee kahden IDE-laitteen liittämistä tarjoten mahdollisuuden IDE-kovalevyn tai ATAPI-laitteen kiinnittämiseksi. Jokainen IDE-laite voi saada itsenäiset ajastukset. IDE-rajapinta tukee PIO (Programmed I/O) IDE tiedonsiirtoja 16 Mt/s ja Ultra ATA tiedonsiirtoja 100 Mt/s nopeudella, eikä se kuluta lainkaan DMA resursseja. IDE-väylä integroi 16*32-bittistä puskuria optimaalisten datasiirtojen saavuttamiseksi. ICH6:en IDE-järjestelmä sisältää yhden, itsenäisen IDE signaalikanavan, joka voidaan sähköisesti eristää. Väylän kontrolli- ja data-linjoihin on integroitu sarja vastuksia. (Intel 2005a, 179-184.)

3.2.6 Serial ATA

Sarjamuotoinen ATA (Serial ATA) julkaistiin vuoden 2000 lopussa, ja noin vuoden kuluttua tästä ensimmäiset kaupalliset tuotteet julkaistiin. Topologian osalta tämä liitäntä poikkeaa rinnakkaismuotoisesta ATA-liitännästä siten, että yhteen kaapeliin voidaan kytkeä vain yksi laite. (Granlund 2004, 277.)

Serial ATA –väylän fyysisen tason tiedonsiirto on toteutettu differentiaalisena siirtona kahdella johdinparilla, ja Serial ATA-1 –rajapinta mahdollistaa enintään siirtonopeuksia 1,5 Gbit/s. Siirrettävä data konvertoidaan 10 bitin mittaisiksi sanoiksi Gigabit Ethernet –toteutuksissa käytetyllä 8b/10b-koodauksella, ja näin saadaan väylän siirtonopeudeksi 150 Mt/s. Fyysisen kerroksen tehtäviin kuuluu lisäksi muunnos sarjamuotoisesta rinnakkaismuotoon ja päinvastoin. (Granlund 2004, 278.)

Siirtoyhteyskerroksen tehtäviin kuuluu data- ja ohjaussanomiensiiro, vuon hallinta, 8b/10b-koodaus, lähetettävän datan sekoitus (scrambling) sekä tiedon suojauksessa käytettävän CRC-32-tarkisteen laskenta ja tarkistus. (Granlund 2004, 278.)

Kuljetuskerros huolehtii sanomien muuntamisesta siirtotien edellyttämään muotoon, ja sovelluskerros tarjoaa ATAPI-rajapinnan väylän käyttäjille, jolloin Serial ATA saadaan yhteensopivaksi IDE/ATAPI-rajapinnan kanssa. (Granlund 2004, 278.)

Serial ATA II –suosituksen mukaan SATA-väylän nopeus on noussut kaksinkertaiseksi (300 Mt/s). Sen lisäksi SATA II sallii useamman laitteen kytkemisen saman ohjaimen taakse, jolloin tietokoneessa olevien Serial ATA –ohjaimien lukumäärä ei muodostu esteeksi, jos halutaan kasvattaa väylään liitettävien laitteiden lukumäärää.

4 YHTEENVETO

Tässä työssä läpi käyty PC-kokoonpano on tämän päivän mittapuun mukaan varsin suorituskykyinen verrattaessa niihin kohdistettuun vaatimustasoon. Vaikka kehitys menee koko ajan nopeasti eteenpäin tällä alalla, niin tällä laitteistolla pitäisi pärjätä kyllä useita vuosia missä käyttötarkoituksessa tahansa pöytäkoneitten joukossa.

Proessoripuolella markkinat on jaettu käytännössä Intelin ja AMD:n kesken. Peruskäyttöön suunnitellut Athlon 64- ja Pentium 4 –suorittimien ominaisuudet ovat kattavat ja usein turhankin tehokkaita useimpiin käyttötarkoituksiin. Nykyään prosessoritarjonta sisältää kahta uutta tekniikkaa: 64-bittisyys ja kahden ytimen tekniikka. Ensimmäisestä saatava hyöty antaa vielä odottaa itseään, jälkimmäisestä on iloa tehokäytössä.

Muistien kohdalla ddr2-muistit alkavat lunastaa lupauksia ddr-muisteja korkeammista kellotaajuuksista. Kingstonin huippumalli lupaa pystyvänsä 375:n (eli 750 tehollisen) megahertsin kellotaajuuteen ja Corsairin uutuus 500 megahertsiin. Normaalikäytössä prosessorit kuitenkin hyödyntävät parhaimmillaan vain 266 megahertsin muisteja. Kesällä 2007 markkinoille pitäisi ilmestyä ddr3-muistit.

Piirisarjojen kehityksessä ollaan menty siihen suuntaan, että nykyään tehokkaat näytönohjaimet, 3D-äänikortit ja langattomat verkkoyhteydet jne. löytyvät mikron emolevyltä. Nykyisistä piirisarjoista löytyy tuki PCI express –väylälle ja ddr2-muisteille. Kaksiytimisille prosessoreille on julkaistu myös uudet tehokkaammat piirisarjat. Intel julkaisi Pentium D:n julkaisun yhteydessä kaksi uutta piirisarjaa. 945G- ja 945P ovat arvokkaamman 955X-mallin tehottomampia perusversioita. Ominaisuuksien puolesta eri valmistajien uusimmat piirisarjat eivät juurikaan eroa toisistaan.

Tietokoneen väylien suhteen tiedonsiirtonopeudet kasvavat koko ajan kovaa vauhtia. Uutena näytönohjainväylänä toimiva PCI express -väylä on lyömässä itseään läpi,

vaikka sen varsinainen hyöty kohdistuukin tällä hetkellä tehokäyttäjiin. PCI express-väylä tulee kuitenkin korvaamaan tulevaisuudessa tällä hetkellä PC-mikrojen emolevyillä yleisesti käytössä olevat PCI- ja AGP-väylät. AGP-väylä perustuu jo vanhentuneeseen pci-tekniikkaan, jossa vanhan tekniikan päälle liimattiin näytönohjainväylä, joten se on varmasti poistumassa jossain vaiheessa pois käytöstä, vaikka sitä on vielä melko vaikea tarkalleen sanoa, että koska se tapahtuu. Pci express tarjoaa parhaimmillaan jopa nelinkertaisen tiedonsiirtonopeuden AGP-väylään verrattuna.

Kovalevyväylänä toimiva eli rinnakkaisperiaatteella toimivan IDE-väylän tiedonsiirtonopeudet ovat jo vuosia pysyneet muuttumattomana, vaikka siirtonopeutta on matkan varrella kyetty huomattavasti parantamaan aina 133 MB/s (ATA/133) tiedonsiirtonopeuteen asti. Sarjakytkentään perustuvan Serial ATA/150 (S-ATA/150) maksimitiedonsiirtonopeus on 150 Mt/s ja uudempi S-ATAII –standardi ylittää 3 Gt/s tiedonsiirtoon. Menetelmä on muutenkin tekniikaltaan huomattavasti perinteistä IDE-tekniikkaa kehittyneempi.

LÄHTEET

Granlund, K. 2004. Laitetekniikka. Docendo Finland Oy, Jyväskylä.

Flyktman, R. 2001. Inside PC – Laitetekniikka. 2. uudistettu painos. Gummerus Kirjapaino Oy, Jyväskylä.

Intel Corporation. Intel Desktop Board D915PGN/D915PSY Technical Product Specification [pdf-dokumentti]. 2004. (a) [viitattu 16.4.2006].

Saatavissa: http://www.intel.com/design/motherbd/sy/sy_documentation.htm

Intel Corporation. High Definition Audio Specification Revision 1.0 [pdf-dokumentti]. 2004. (b) [viitattu 24.4.2006].

Saatavissa: <http://www.intel.com/standards/hdaudio/>

Intel Corporation. Intel I/O Controller Hub 6 (ICH 6) Family [pdf-dokumentti]. 2005. (a) [viitattu 4.5.2006].

Saatavissa: <http://www.intel.com/design/chipsets/915p/documentation915p.htm>

Intel Corporation. Intel® 915G/915GV/915GL/915P/915PL/910GL Express Chipset [pdf-dokumentti]. 2005. (b) [viitattu 20.4.2006].

Saatavissa: <http://www.intel.com/design/chipsets/915p/documentation915p.htm>

Intel Corporation. Intel® Pentium® 4 Processor Extreme Edition on 0.13 Micron Process in the 775-land Package [pdf-dokumentti]. 2005. (c) [viitattu 20.5.2006].

Saatavissa: <http://www.intel.com/design/Pentium4/documentation.htm>

Pericom Technology Inc. Design Guide Lines for DDR DIMM Module [pdf-dokumentti]. 2001 [viitattu 11.5.2006].

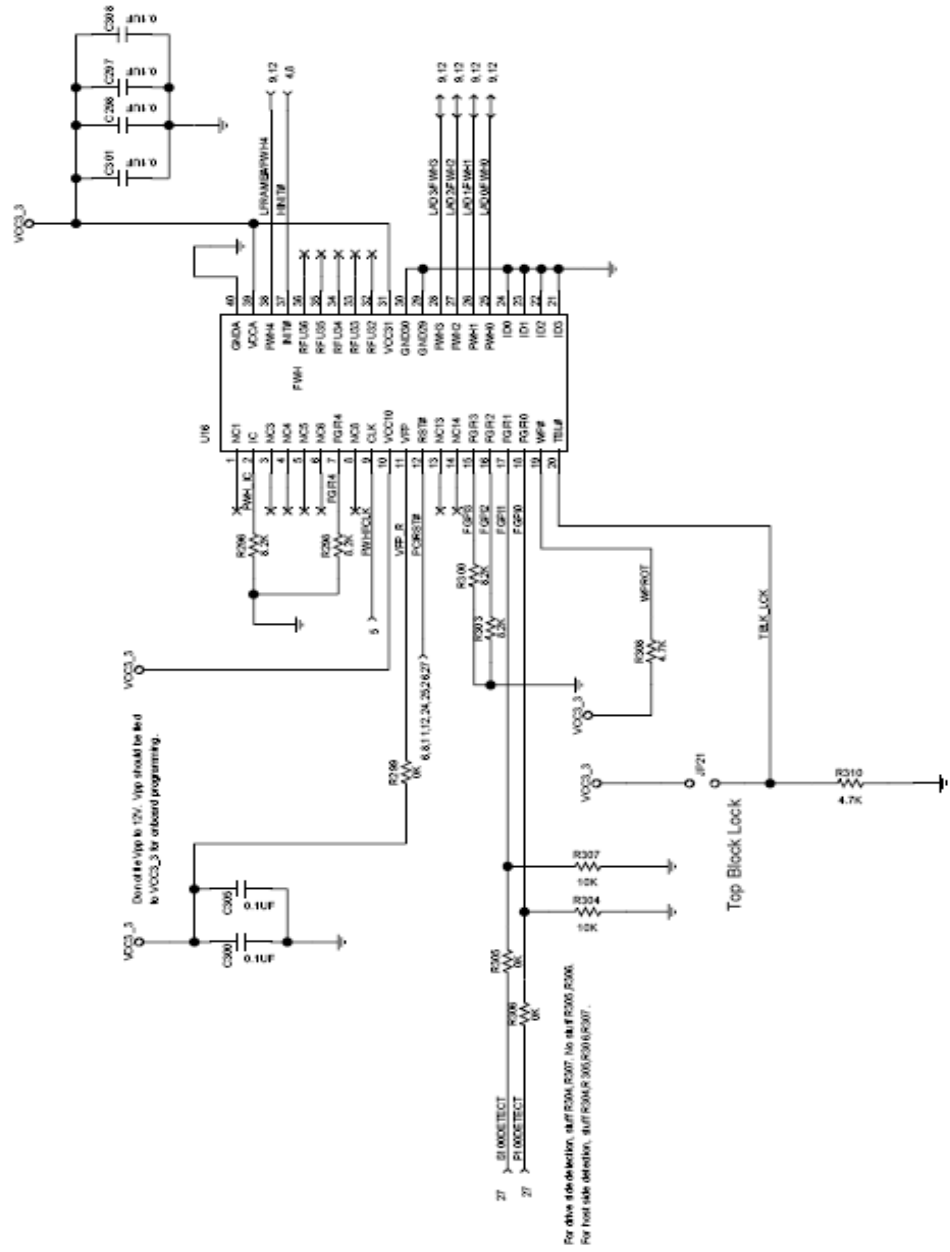
Saatavissa: <http://www.pericom.com/pdf/applications/AN037.pdf>

LIITE 1

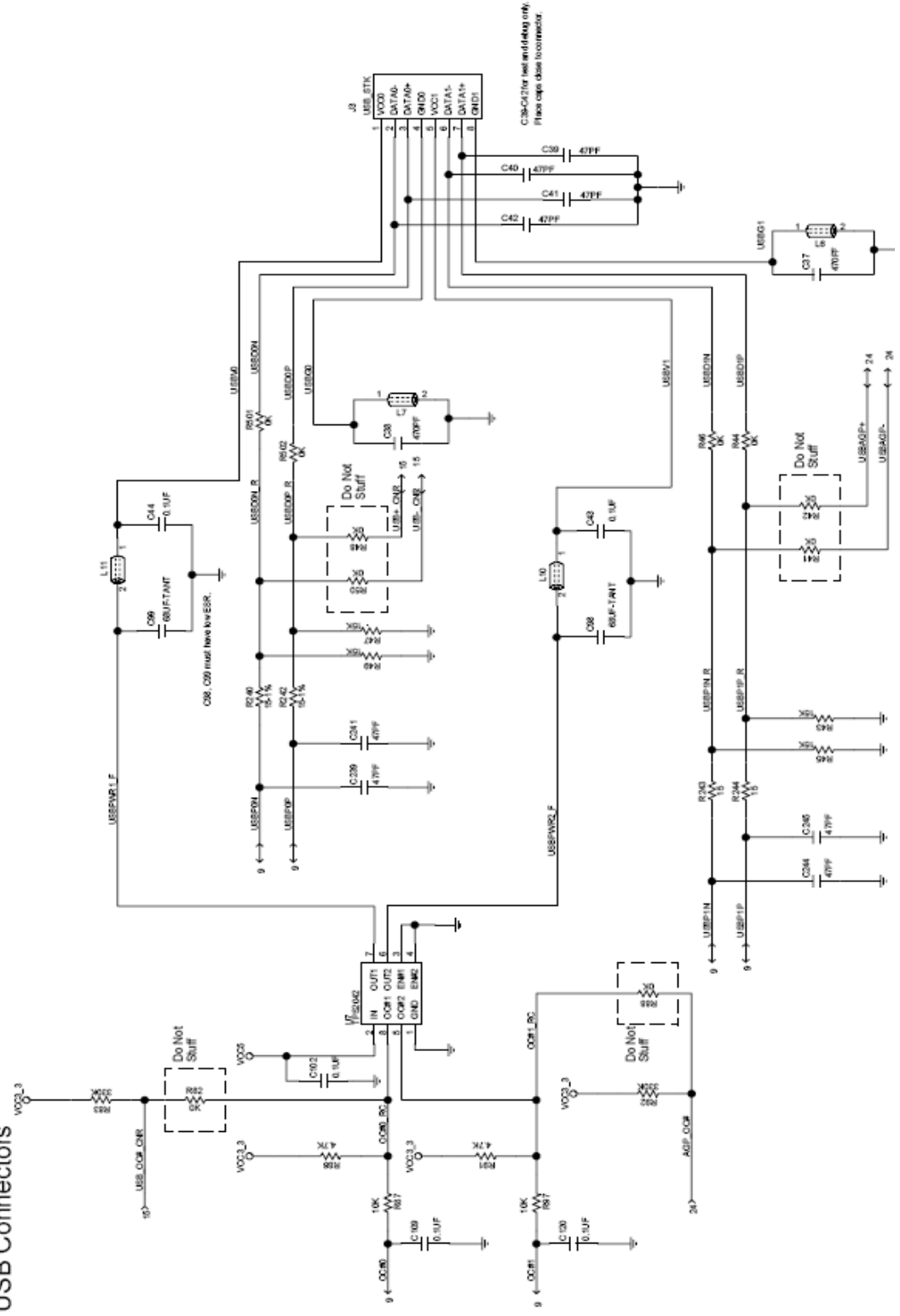
Intel® Pentium® 4 Processor Extreme Edition on 0.13 Micron Process in the 775-land Package

14	13	12	11	10	9	8	7	6	5	4	3	2	1	AN
VCC	VSS	VCC	VCC	VSS	VCC	VCC	FC16	VTTPIVRGD	VCC_MB_REGULATION	VSS_SENSE	VCC_SENSE	VSS	VSS	VSS
VCC	VSS	VCC	VCC	VSS	VCC	VCC	FC12	VID3	FC11	VSS	VID2	VID0	VID0	AM
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VID3	VID1	VSS	VSS	PROCHOT#	PROCHOT#	AL
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	FC8	VSS	VID4	ITP_CLK0	VSS	THERMDC	AK
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A35#	A34#	VSS	ITP_CLK1	SPM0#	BPM1#	AJ
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	A33#	A32#	VSS	RSVD	VSS	AH
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A25#	A31#	A30#	SPM5#	SPM3#	TRST#	AG
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	A27#	A28#	VSS	SPM4#	TDO	AF
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	RSVD	VSS	RSVD	RSVD	VSS	TCK	AE
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A22#	ADSTB1#	VSS	BNIT#	SPM2#	TDI	AD
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A25#	A25#	RSVD	VSS	DBR#	TMS	AC
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A17#	A24#	A26#	MCERR#	IERR#	VSS	AB
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	A23#	A21#	VSS	LL_ID1	VTT_OUT_RIGHT_AA	AA
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A15#	VSS	A20#	RSVD	VSS	FC0	Y
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A18#	A15#	VSS	TESTH11	TESTH12	FC13	W
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	A14#	A15#	VSS	LL_ID0	FC14	V
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A10#	A12#	A13#	AP0#	AP0#	VSS	U
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	AS#	A11#	VSS	FC4	COMP1	T
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	ADSTB0#	VSS	AS#	FERR#/ PBC#	VSS	FC2	R
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A4#	RSVD	VSS	INIT#	SM#	TESTH11	P
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	RSVD	RSVD	VSS	IGNNE#	PWRGOOD	N
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	REC02#	AS#	A7#	STPCLK#	THER- MTRIP#	VSS	M
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	A3#	A6#	VSS	SLP#	LINT1	L
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	REC03#	VSS	REC0#	A20#	VSS	LINT0	K
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	REQ0#	REQ1#	VSS	RSVD	FC3	VTT_OUT_LEFT	J
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	TESTH10	RSF#	VSS	FC6	GTLREF0	H
VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	RSVD	FC7	TESTH9	TESTH8	FC1	VSS	G
D25#	D27#	DSTBN1#	DB11#	RSVD	D16#	BPR1#	DEFER#	RSVD	FC7	TESTH9	TESTH8	FC1	VSS	F
D26#	VSS	D24#	D23#	VSS	D15#	D17#	VSS	RSVD	RS1#	VSS	BRU#	FC5	VSS	E
VSS	D26#	DSTBP1#	VSS	D21#	D19#	VSS	RSVD	RSVD	RSVD	HITM#	TRDY#	VSS	VSS	D
RSVD	D25#	VSS	D15#	D22#	VSS	D12#	D20#	VSS	VSS	HIT#	VSS	AD0#	RSVD	D
D52#	VSS	D14#	D11#	VSS	RSVD	DSTBN0#	VSS	D3#	D1#	VSS	LOCK#	BNR#	DRDY#	C
VSS	RSVD	D13#	VSS	D10#	VSS	DSTBP0#	VSS	D5#	VSS	DB#	RSQ#	DBSY#	VSS	B
D50#	COMP0	VSS	D8#	D6#	VSS	DB0#	D7#	VSS	D4#	D2#	RS2#	VSS	VSS	A
14	13	12	11	10	9	8	7	6	5	4	3	2	1	

FWH

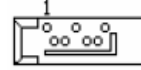


USB Connectors



LIITE 7

S_ATA1, S_ATA2, S_ATA3, S_ATA4: Serial ATA Connector	
PIN	DESCRIPTION
1	GND
2	S_TXP
3	S_TXN
4	GND
5	S_RXP
6	S_RXN
7	GND



LIITE 8

USB1, USB2, USB3, UBS4: 2 ports USB Connector			
PIN	DESCRIPTION	PIN	DESCRIPTION
1	VCC	2	GND
3	DATA0-	4	DATA1+
5	DATA0+	6	DATA1-
7	GND	8	VCC



LIITE 9

Figure 3–11. MegaCore Function I/O Signals

